

Jednofázový střídač s nastavitelným výstupním napětím a elektronickou proudovou pojistkou

Single-phase inverter with adjustable output voltage and electronic
current fuse

Bc. Jan Mojžíšek

Diplomová práce

Vedoucí práce: Ing. Aleš Havel, Ph.D.

Ostrava, 2021

Abstrakt

Tato diplomová práce se zabývá jednofázovými napěťovými střídači. První část textu je věnována obecnému popisu vybraných topologií. Jsou popsána dvou i více úrovněová zapojení včetně topologií s upínacími diodami a plovoucími kondenzátory. Dále je popsán návrh rezonančního DC-DC měniče typu LLC a střídače bez upínacích diod s topologií TNPC. Pro navržený střídač je uveden návrh regulační struktury v uzavřené smyčce. Regulace je prováděná v rotujícím referenčním systému. Pro převod do rotujícího systému je použita Parkova transformace. Ortogonální systém je získán pomocí zobecněného integrátoru druhého řádu. Kromě regulace střídavého napětí je navržena struktura pro regulaci stejnosměrného napětí. Nakonec je popsán návrh elektronické proudové pojistky.

Klíčová slova

Jednofázový střídač, generátor ortogonálního signálu, topologie střídačů, TNPC, NPC, LLC, rezonanční měnič, DC-DC měnič, elektronická proudová pojistka

Abstract

This master thesis deals with single-phase voltage inverters. The first part of the text is devoted to a general description of selected topologies. Two-level and multilevel topologies are described, including topologies with clamping diodes and flying capacitors. In the next part, the design of an LLC resonant DC-DC converter is described. Next, the design of an inverter without clamping diodes with a TNPC topology is described. For the designed inverter, a control structure in a closed loop is proposed. The control is performed in a rotating reference frame. The Park transform is used to convert to a rotating frame, for which the orthogonal system is created by using a second-order generalized integrator. In addition to AC voltage regulation, a structure for DC voltage regulation is also created. Finally, the design of an electronic current fuse is described.

Keywords

Single-phase inverter, orthogonal signal generator, inverter topology, TNPC, NPC, LLC, resonant converter, DC-DC converter, electronic current fuse

Poděkování

Rád bych poděkoval vedoucímu diplomové práce panu Ing. Aleši Havlovi, Ph.D. za ochotu a připomínky při vytváření této práce. Také bych chtěl poděkovat panu Ing. Romanu Štulerovi a kolegům z firmy SCG Czech Design Center s.r.o. za cenné rady a za pomoc při praktické realizaci.

Obsah

Seznam zkratek.....	6
Seznam symbolů a fyzikálních veličin.....	6
Seznam obrázků	8
Seznam tabulek	10
1 Úvod	11
2 Topologie jednofázových střídačů.....	12
2.1 Obecné vlastnosti střídačů	12
2.2 Parametry výstupních veličin	13
2.3 Polomůstkové zapojení	15
2.4 Můstkové zapojení	16
2.5 Kaskádní můstkové zapojení	17
2.6 Střídač s plovoucími kondenzátory	18
2.7 Střídač s upínacími diodami (NPC)	18
2.8 Střídač typu TNPC.....	19
3 Realizace.....	23
3.1 Návrh oddělovacího DC-DC měniče	23
3.1.1 Regulace výstupního napětí DC-DC měniče	28
3.2 Měření DC-DC měniče	29
3.3 Návrh střídače	31
3.4 Budiče	32
3.5 Výpočet ztrátového výkonu.....	32
3.6 Meziobvod.....	36
3.7 Filtrace výstupního napětí.....	36
3.8 Měření výstupního napětí	37
3.8.1 Měření napětí v meziobvodu	38
4 Řídicí systém.....	39
5 Regulace napětí	40
5.1 Regulace střídavého napětí.....	40
5.1.1 Generátor ortogonálního signálu	41
5.2 Transformace do rotujícího systému.....	44
5.3 Celková regulační struktura.....	44
5.4 Regulace stejnosměrného napětí.....	48

6	Proudová pojistka.....	51
7	Zhodnocení dosažených výsledků	53
7.1.1	DC-DC měnič.....	53
7.1.2	Střídač – regulace stejnosměrného napětí.....	53
7.1.3	Střídač – regulace střídavého napětí.....	53
7.1.4	Střídač – řízení v otevřené smyčce	53
7.1.5	Proudová pojistka.....	53
7.1.6	Konstrukce.....	53
8	Závěr	54
	Seznam použité literatury	55
	Seznam příloh.....	57

Seznam zkratek

Zkratka	Význam
CHB	Cascaded H-Bridge Inverter
DPS	Deska Plošných Spojů
FHA	First Harmonic Approximation
GTO	Gate Turn Off
IGBT	Insulated Gate Bipolar Transistor
IGCT	Integrated gate-commutated thyristor
LCD	Liquid Crystal Display
LED	Light-Emitting Diode
RB-IGBT	Reverse Blocking Insulated Gate Bipolar Transistor
NPC	Neutral Point Clamped
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
OSG	Orthogonal Signal Generator
PFC	Power Factor Correction
PWM	Pulse Width Modulation
SOGI	Second order generalized integrator
SPI	Serial Peripheral Interface
TNPC	T-type Neutral Point Clamped

Seznam symbolů a fyzikálních veličin

Symbol	Jednotka	Význam
C	(F)	kapacita
C_f	(F)	filtrační kapacita
C_r	(F)	rezonanční kapacita
D	(VA)	deformační výkon
E	(J)	energie
$e(t)$	(V)	regulační odchylka
E_{OFF}	(J)	vypínací energie
E_{ON}	(J)	zapínací energie
f	(Hz)	frekvence
f_{mod}	(Hz)	modulační frekvence
f_{res}	(Hz)	rezonanční frekvence
G	(-)	zesílení
$i(t)$	(A)	okamžitá hodnota proudu
I	(A)	efektivní hodnota proudu
I_z	(A)	proud zátěží
j	(-)	imaginární jednotka
k	(-)	činitel vazby
K_i	(-)	integrační zesílení regulátoru
K_r	(-)	proporcionální zesílení regulátoru
L	(H)	indukčnost
L_f	(H)	filtrační indukčnost

L_r	(H)	rezonanční indukčnost
L_m	(H)	magnetizační indukčnost
M	(-)	modulační index
P	(W)	činný výkon
P_{COND}	(W)	ztrátový výkon vedením
P_{FAV}	(W)	střední hodnota výkonu
P_{OFF}	(W)	výkonová ztráta při vypnutí
P_{ON}	(W)	výkonová ztráta při zapnutí
P_z	(W)	výkon na zátěži
Q	(var)	jalový výkon
R	(Ω)	elektrický odpor
R_{ac}	(Ω)	ekvivalentní odpor
R_d	(Ω)	diferenciální odpor
R_f	(Ω)	filtrační odpor
s	(-)	Laplaceův operátor
S	(VA)	zdánlivý výkon
t	(s)	čas
T_a	($^{\circ}\text{C}$)	teplota okolí
T_{isr}	(s)	perioda přerušení
$u(t)$	(V)	okamžitá hodnota napětí
U	(V)	efektivní hodnot napětí
U_{AC}	(V)	střídavé napětí
U_B	(V)	výstupní napětí můstku v DC-DC měniči
U_d	(V)	napětí meziobvodu
U_d^*	(V)	žádaná hodnota U_d
u_d	(V)	složka napětí d v systému dq
$U_{d/2}$	(V)	polovina napětí meziobvodu
U_{FB}	(V)	zpětnovazební hodnota napětí
U_{PFC}	(V)	vstupní napětí DC-DC měniče
u_q	(V)	složka napětí q v systému dq
U_q^*	(V)	žádaná hodnota U_q
U_{T0}	(V)	prahové napětí
U_z	(V)	napětí na zátěži
U_α	(V)	složka napětí α v systému $\alpha\beta$
U_β	(V)	složka napětí β v systému $\alpha\beta$
Z	(Ω)	impedance
η	(-)	účinnost
φ	($^{\circ}$)	fázový posun
ω	($\text{rad}\cdot\text{s}^{-1}$)	úhlová frekvence

Seznam obrázků

Obrázek 1: Principiální schéma a) dvou a b) tří úrovněového napěťového jednofázového střídače.	13
Obrázek 2: Pracovní oblasti střídače.	13
Obrázek 3: Geometrická interpretace vztahu mezi D , Q , P a S	14
Obrázek 4: Schéma zapojení polomůstku.	15
Obrázek 5: Schéma můstkového zapojení jednofázového napěťového střídače.	16
Obrázek 6: Schéma kaskádního můstkového zapojení – pětiúrovňový střídač.	17
Obrázek 7: Schéma topologie s plovoucím kondenzátorem.	18
Obrázek 8: Schéma topologie s upínacími diodami.	19
Obrázek 9: Napěťový střídač s topologií typu T.	20
Obrázek 10: Možnosti zapojení obousměrného spínače.	20
Obrázek 11: Výstupní napětí střídače podle spínací kombinace.	21
Obrázek 12: Komutace proudu při kladném výstupním napětí.	21
Obrázek 13: Komutace proudu při záporném výstupním napětí.	22
Obrázek 14: Blokové schéma uspořádání střídače a DC-DC měniče.	23
Obrázek 15: Znázornění rezonančního obvodu ve smyslu děliče napětí.	25
Obrázek 16: Můstkové zapojení na primární straně DC-DC měniče.	25
Obrázek 17: Rezonanční obvod a sekundární strana DC-DC měniče.	25
Obrázek 18: Konstrukční uspořádání transformátoru.	27
Obrázek 19: Schéma zapojení k měření napětí na výstupu DC-DC měniče.	28
Obrázek 20: Schéma zapojení k měření proudu na primární straně DC-DC měniče.	28
Obrázek 21: Průběh napětí (žlutá) na můstku v DC-DC měniči a proud na primární straně (zelená) při provozu pod rezonančním kmitočtem.	29
Obrázek 22: Průběh napětí (žlutá) na můstku v DC-DC měniči a proud na primární straně (zelená) při provozu v rezonančním kmitočtu.	29
Obrázek 23: Průběh napětí (žlutá) na můstku v DC-DC měniči a proud na primární straně (zelená) při provozu nad rezonančním kmitočtem.	30
Obrázek 24: Průběh napětí (žlutá, tyrkysová) na můstku v DC-DC měniči a proudů na primární straně (zelená, fialová) pro oba DC-DC měniče.	30
Obrázek 25: Průběh nabíjení meziobvodu.	31
Obrázek 26: Výstupní charakteristika IGBT tranzistoru.	32
Obrázek 27: Voltampérová charakteristika diody.	33
Obrázek 28: Náhradní tepelný obvod.	35
Obrázek 29: Schéma výstupního filtru.	36
Obrázek 30: Amplitudová charakteristika výstupního filtru s a bez tlumení.	37
Obrázek 31: Schéma pro úpravu výstupního napětí pro měření.	38
Obrázek 32: Principiální schéma pro měření napětí v meziobvodu.	38
Obrázek 33: Vývojový diagram funkce main.	39
Obrázek 34: Průběhy signálů PWM a výstupní napětí.	40
Obrázek 35: Generátor ortogonálních signálů.	41
Obrázek 36: Průběhy vstupního a výstupních signálů OSG získané simulací.	43
Obrázek 37: Struktura regulace v rotujícím systému.	45

Obrázek 38: Průběhy napětí v systému dq (výstup z OSG).	45
Obrázek 39: Průběh výstupního napětí při změně žádané hodnoty z 0 na 350 V (amplituda, 50 Hz)..	46
Obrázek 40: Průběhy napětí (červená) a proudu (zelená) při změně žádané hodnoty amplitudy z 100 V na 220 V.....	46
Obrázek 41: Průběhy napětí (červená) a proudu (zelená) při změně žádané hodnoty amplitudy z 220 V na 275 V.....	47
Obrázek 42: Přechodový děj v dq systému při změně žádané hodnoty amplitudy ze 100 na 220 V....	47
Obrázek 43: Přechodový děj v dq systému při změně žádané hodnoty amplitudy z 0 na 100 V.....	47
Obrázek 44: Diskrétní amplitudové spektrum výstupního napětí při nastavené hodnotě 240 V RMS.	48
Obrázek 45: Závislost THD _U na efektivní hodnotě napětí pro výstupní frekvenci 50, 100 a 150 Hz.	48
Obrázek 46: Struktura regulace stejnosměrného napětí.	49
Obrázek 47: Průběh výstupního napětí při skokové změně žádané hodnoty na 10 V.....	49
Obrázek 48: Průběh výstupního napětí při skokové změně žádané hodnoty na 200 V.....	50
Obrázek 49: Průběh výstupního napětí při skokové změně žádané hodnoty na 425 V.....	50
Obrázek 50: Závislost překmitu a doby regulace na velikosti změny žádané hodnoty.....	50
Obrázek 51: Měřená efektivní hodnota proudu při zapnutí.	51
Obrázek 52: Vypnutí výstupu při překročení špičkového proudu při zapnutí (nastavená doba je 5 ms, špičkový proud 0,5 A).	52
Obrázek 53: Vypnutí výstupu při překročení RMS hodnoty proudu po změně zátěže.	52

Seznam tabulek

Tabulka 1: Spínací kombinace pro topologii TNPC.....	21
Tabulka 2: Vybrané parametry tranzistoru STF20NM60D.	24
Tabulka 3: Vybrané parametry diody FFSPF0665A.	24
Tabulka 4: Vybrané parametry IGBT tranzistoru a diody.	31

1 Úvod

Střídače jsou jedním ze základních typů polovodičových měničů. Jejich široké uplatnění a zvyšující se požadavky na parametry vedou k potřebě vývoje nových topologií a strategií řízení. Jsou také vyvíjeny nové typy spínacích prvků umožňující dosažení nižších ztrát a vyšších spínacích frekvencí. Mezi nejvýznamnější oblasti použití střídačů patří obnovitelné zdroje. Dalšími významnými oblastmi jsou měniče frekvence pro řízení elektrických pohonů a zdroje nepřerušovaného napájení (UPS).

Vývoj v oblasti střídačů je výrazný zejména v oblasti obnovitelných zdrojů, kde jsou klíčovým prvkem pro přeměnu energie. Vzhledem k současnému směřování produkce elektrické energie právě k obnovitelným zdrojům se množství energie získávané z větrných a solárních elektráren výrazně zvyšuje. Současným cílem Evropské unie je získávat 32 % energie z obnovitelných zdrojů do roku 2030. Nové technologie umožňují zvyšovat účinnost a snižovat cenu produkce elektrické energie. Například cena energie pocházející z fotovoltaiky klesla mezi lety 2009 a 2018 o 75 %. [1]

Zásadními požadavky se tak stávají účinnost, životnost a cena měniče. Pro splnění těchto požadavků jsou mimo jiného zkoumány nové topologie víceúrovňových střídačů. Také je kladen důraz na spolehlivé a předvídatelné fungování střídačů za různých stavů, které mohou v rozvodné síti nastat. Střídače musí být schopné na tyto stavy reagovat, a přitom zachovat přípustné parametry výstupních veličin.

Cílem této diplomové práce je vytvořit stručný popis základních typů topologií jednofázových střídačů. V rámci praktické části je vytvořen tříúrovňový střídač s topologií bez upínacích diod, též označované jako topologie typu T. Požadavkem je nastavitelná amplituda výstupního napětí a možnost natavení a regulace stejnosměrného výstupního napětí. Dalším požadavkem je zajištění konstantního napětí v meziobvodu s vyvedeným středem, který použítá topologie vyžaduje.

První část textu je věnována topologiím jednofázových napěťových střídačů. Jsou popsány základní vlastnosti střídačů a je uveden popis vybraných výkonových stupňů. Detailněji je popsáno zapojení výkonového stupně typu T.

V další části práce je uveden návrh realizovaného rezonančního oddělovacího DC-DC měniče, pro který je zvolen rezonanční obvod typu LLC. Tento stejnosměrný měnič je vyroben dvakrát. Sériovým spojením výstupů dvou stejnosměrných měničů je vytvořeno napájení pro meziobvod s vyvedeným středem, který je potřebný u realizovaného střídače. Regulací stejnosměrného napětí v meziobvodu je omezeno kolísání potenciálu středu meziobvodu a výstupního napětí střídače.

Dále je uveden návrh střídače. Pro tento střídač je navržena regulační struktura pro regulaci střídavého i stejnosměrného výstupního napětí. Rozveden je návrh generátoru ortogonálního signálu a jeho implementace v jazyce C. Dosažené výsledky jsou zdokumentovány snímky z provedených měření.

2 Topologie jednofázových střídačů

2.1 Obecné vlastnosti střídačů

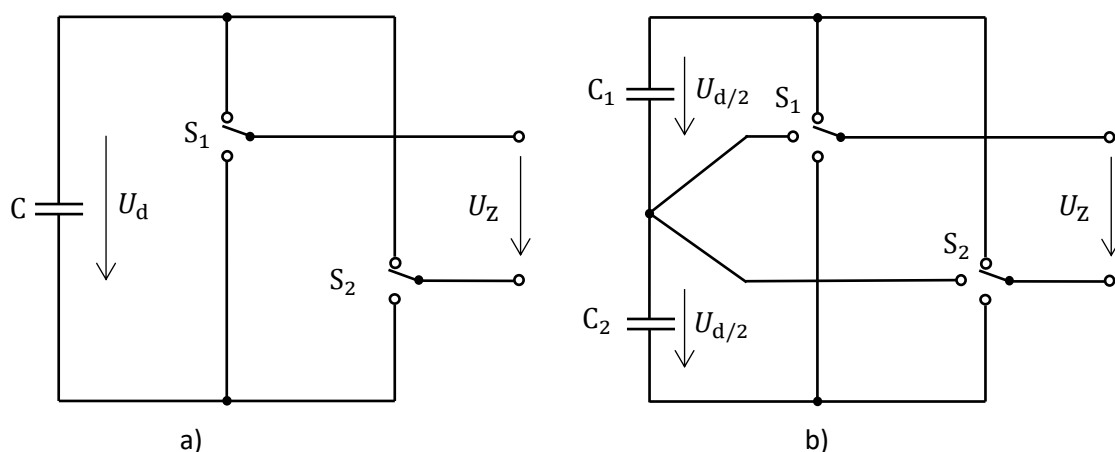
Střídače jsou měniče uskutečňující přeměnu stejnosměrných veličin na střídavé veličiny o dané frekvenci a amplitudě. Podle charakteru meziobvodu se střídače dělí na proudové (CSI – Current Source Inverter) a napěťové (VSI – Voltage Source Inverter). Napěťové střídače jsou napájeny ze stejnosměrného meziobvodu, který obsahuje kondenzátor. Proudové střídače jsou napájeny ze stejnosměrného meziobvodu, který obsahuje tlumivku. U napěťových střídačů je výstupní napětí dané spínáním, a průběh výstupního proudu je na základě napětí určen zátěží. Pro uzavření proudové smyčky induktivní zátěže se u napěťových střídačů využívají antiparalelní diody u každého spínače. U proudových střídačů je výstupní proud funkcí spínání a výstupní napětí je na základě tohoto proudu určeno zátěží. Na rozdíl od napěťových střídačů se diody u proudových střídačů řadí ke spínačům sériově. Diody tak zabraňují zkratu zátěže. Dále se střídače dělí podle počtu fází. Podle spínání se rozlišují střídače s tvrdým spínáním a rezonanční střídače s měkkým spínáním.

Základní součástí tvořící všechny střídače jsou spínací prvky. Obvyklými spínacími prvky jsou tranzistory (MOSFET, IGBT) nebo tyristory (GTO, IGCT). Spínací prvky jsou z praktických důvodů doplněny antiparalelními diodami (u napěťových střídačů). Dále jsou v této práci k obecnému popisu topologií použity ideální spínače, u kterých je pro zjednodušení zanedbána ochranná doba a saturační napětí.

Zapojení jednofázových střídačů lze rozdělit na polomůstková a můstková. Oba typy zapojení se používají jak u dvouúrovňových střídačů, tak i u víceúrovňových. Víceúrovňové topologie využívají uspořádání meziobvodu s více napěťovými potenciály, plovoucí kondenzátory nebo jiné úpravy ke zlepšení vlastností střídače. Víceúrovňový střídač umožňuje na svém výstupu vytvářet průběh složený z pulzů s menšími rozdíly úrovní napětí. Zmenšení rozdílů úrovní výstupního napětí vede například ke zmenšení výstupního filtru při zachování stejných vlastností z hlediska harmonického zkreslení. Rovněž je docíleno snížení zatížení spínačů a snížení elektromagnetické interference (EMI). Další výhodou je možnost dosažení vyšších napěťových úrovní. Využití víceúrovňových střídačů je důležité zejména při výkonech v řádu stovek kW.

Z pohledu Fourierovy analýzy je střídač v ideálním případě měnič, který převádí signál tvořený pouze nultou harmonickou složkou na signál s více harmonickými složkami a nulovou nultou. Pro potlačení nežádoucích harmonických složek výstupního signálu se používají filtry. Běžné jsou ovšem i střídače s obdélníkovým, kvazi-sinusovým nebo jiným výstupem.

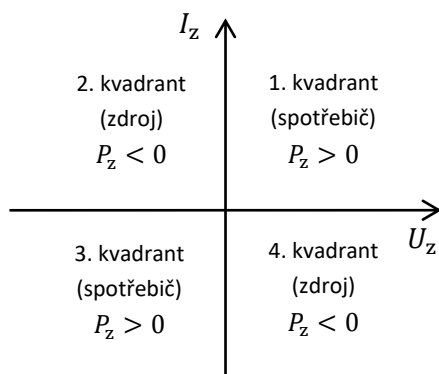
Dalšího zlepšení vlastností výstupních veličin lze docílit zvýšením modulační frekvence. Vyšší frekvence spínání ale zvyšuje ztrátový výkon. Tento problém je řešen použitím nových typů spínacích prvků s větší šířkou zakázaného pásu. Sem patří například tranzistory využívající karbidu křemíku nebo nitridu galia. [2]



Obrázek 1: Principiální schéma a) dvou a b) tří úrovněvého napěťového jednofázového střídače.

2.2 Parametry výstupních veličin

Výstupní parametry střídače jsou napětí, proud a výkon. Pracovní kvadranty střídače na obrázku 2 se rozlišují podle orientace napětí a proudu na zátěži. Určují tedy směr výkonu. V prvním a třetím kvadrantu je výkon kladný a je dodáván do zátěže. V druhém a čtvrtém kvadrantu je výkon záporný, střídač zde pracuje jako usměrňovač a výkon je odebírán ze zátěže. Kromě toho poloha pracovního bodu určuje smyčku, kterou se bude uzavírat proud. Z toho plyne, že poloha pracovního bodu má vliv na ztrátový výkon.



Obrázek 2: Pracovní oblasti střídače.

Výstupní napětí je u ideálního střídače dáno vztahem:

$$u(t) = \sqrt{2}U \sin(\omega t) \quad (2.1)$$

Proud je dán vztahem:

$$i(t) = \sqrt{2}I \sin(\omega t - \varphi) \quad (2.2)$$

Kde:

U je efektivní hodnota výstupního napětí

I je efektivní hodnota výstupního proudu

ω je úhlová frekvence

φ je fázový rozdíl mezi napětím a proudem

Zdánlivý výkon

$$S = UI = \sqrt{P^2 + Q^2 + D^2} \quad (2.3)$$

Kde:

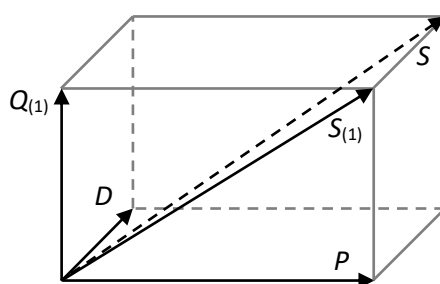
S je zdánlivý výkon

Q je jalový výkon

D je deformační výkon

Činný výkon

$$P = S \cos(\varphi) = UI \cos(\varphi) \quad (2.4)$$



Obrázek 3. Geometrická interpretace vztahu mezi D , Q , P a S .

Kvalita výstupního napětí a proudu se posuzuje pomocí parametru zvaného celkové harmonické zkreslení (THD - total harmonic distortion).

$$THD_U = \frac{\sqrt{\sum_{n=2}^{\infty} U_n^2}}{U_1} \quad (2.5)$$

$$THD_I = \frac{\sqrt{\sum_{n=2}^{\infty} I_n^2}}{I_1} \quad (2.6)$$

Kde:

THD_U je celkové harmonické zkreslení napětí

THD_I je celkové harmonické zkreslení proudu

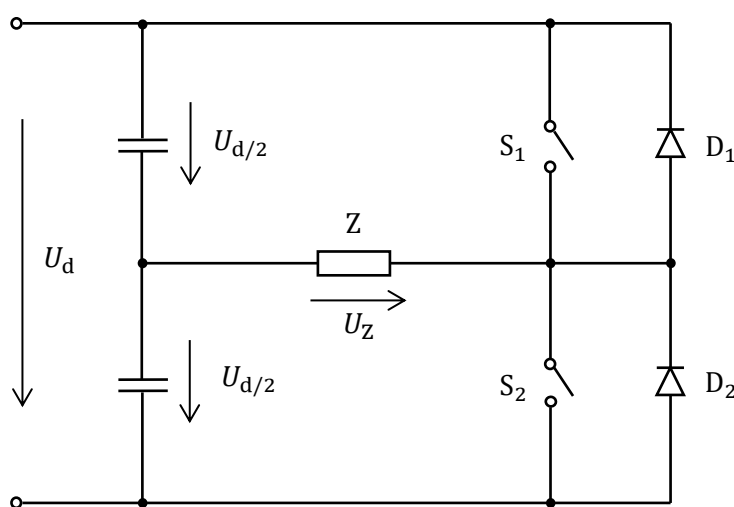
U_n je n -tá harmonická složka napětí

I_n je n -tá harmonická složka proudu

Značné množství topologií neumožňuje všechny popsat, proto jsou v následujícím textu popsána pouze základní zapojení napěťových střídačů, v případě víceúrovňových topologií jsou uvedena polomůstková zapojení.

2.3 Polomůstkové zapojení

První popsanou a zároveň nejjednodušší topologií je polomůstkové zapojení. Schéma je uvedeno na obrázku 4. V této topologii má meziobvod vyvedený střed. K vytvoření tohoto uspořádání meziobvodu se používají sériově řazené kondenzátory s dostatečnou kapacitou, která zajistí konstantní napětí a omezí kolísání potenciálu neutrálního bodu. Obvyklé je také použití balančních rezistorů. Ke středu meziobvodu je připojena jedna svorka zátěže. Pro modulaci výstupního napětí jsou použity dva spínače tvořící jedinou větev v tomto zapojení. Maximální výstupní napětí je rovno polovině napětí meziobvodu ($U_{d/2}$).



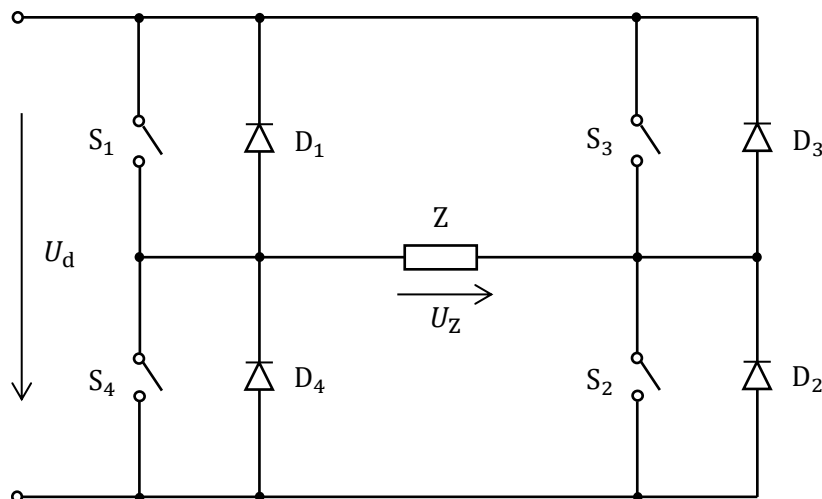
Obrázek 4: Schéma zapojení polomůstku.

Pokud je sepnut pouze spínač S_1 je napětí U_z rovno $U_{d/2}$. Pokud je sepnut pouze spínač S_2 je napětí U_z rovno $-U_{d/2}$. Současné sepnutí spínačů S_1 a S_2 je poruchový stav. Spínací kombinace, při které jsou oba spínače vypnuté, odpovídá neurčitému stavu, nelze ji tedy použít pro získání nulového výstupního napětí. Spínače jsou zatěžovány napětím U_d .

Pokud zátěž obsahuje indukčnost, je při změně spínací kombinace nutné přesunout energii v ní uloženou zpět do meziobvodu. K tomuto slouží diody D_1 a D_2 . Průběh periody při spínání induktivní zátěže začíná sepnutím spínače S_1 . Přitom je na výstupu napětí $U_{d/2}$ a narůstá proud tekoucí přes zátěž. Po vypnutí spínače S_1 proud zátěže pokračuje stejným směrem a uzavírá se přes diodu D_2 , dokud jeho hodnota neklesne k nule. Následně je po sepnutí spínače S_2 na zátěži záporné napětí a opět dochází k postupnému nárůstu proudu. V okamžiku vypnutí spínače S_2 se proud uzavírá přes diodu D_1 a jeho hodnota postupně klesá k nule.

2.4 Můstkové zapojení

Schéma výkonové části jednofázového můstkového zapojení střídače je uvedeno na obrázku 5. Obvod je tvořen obecnou zátěží Z , čtyřmi spínači a čtyřmi antiparalelními diodami uspořádanými do dvou větví. Tato topologie je shodná se čtyřkvadrantovým pulzním měničem. V meziobvodu není nutné vytvoření neutrálního bodu.



Obrázek 5: Schéma můstkového zapojení jednofázového napěťového střídače.

Pokud jsou sepnuty spínače S_1 a S_2 , je výstupní napětí U_d . Pokud jsou sepnuty spínače S_3 a S_4 , je výstupní napětí $-U_d$. Nulové výstupní napětí je při sepnutých spínačích S_1 a S_3 nebo S_2 a S_4 . Současné sepnutí spínačů S_1 a S_4 nebo S_3 a S_2 je poruchový stav. Spínače jsou u této topologie zatěžovány napětím U_d , tedy stejně velkým napětím jako u předchozí topologie.

Základní bipolární řízení u této topologie spočívá ve střídavém spínání dvojice spínačů S_1 a S_2 s dvojicí S_3 a S_4 . Diody zde slouží k uzavření proudové smyčky při induktivní zátěži.

Od můstkového zapojení byla odvozena celá řada dalších topologií s cílem zlepšení vlastností.

- **H5** – Úprava spočívá v přidání pátého spínače ke kladné svorce meziobvodu. Lze tak zabránit nežádoucí výměně energie mezi indukčností v zátěži a kapacitou v meziobvodu. Dosažitelná účinnost je při této úpravě až 98 %.
- **HERIC** (Highly Efficient and Eeliable Inverter Concept) – Vznikne přidáním nové větve mezi svorky zátěže. Jsou tak použity dva spínače navíc. Má podobné výhody jako H5.
- **REFU** – Vznikne přidáním dvou spínačů. Také obsahuje DC-DC měniče pro zvýšení vstupního napětí. Pro výstupní napětí nižší, než je v meziobvodu, pracuje tato topologie jako polomůstkové zapojení.
- **FB-DCBP** (Full-Bridge Inverter with DC Bypass) – Vznikne přidáním spínačů k oběma svorkám meziobvodu, který má vyvedený střed. Střed meziobvodu je upnut diodami za přidané spínače. Při nenulovém výstupním napětí vedou čtyři spínače, proto je dosažitelná účinnost nižší než u ostatních uvedených topologií.

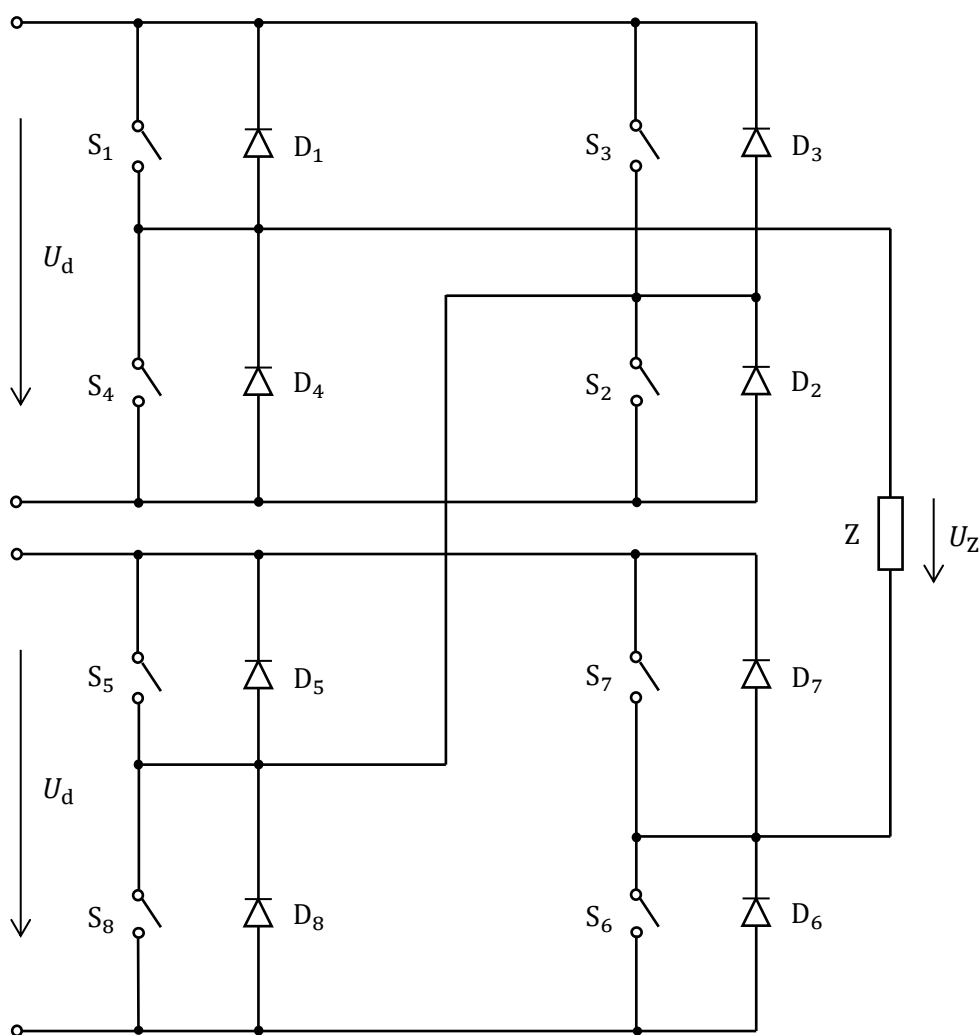
- **FB-ZVR** (Full-Bridge Zero Voltage Rectifier) – Zapojení principem podobné topologii HERIC, které vznikne přidáním můstkového usměrňovače a jednoho spínače. Přidané součásti slouží k připojení svorek zátěže do středu meziobvodu. [3]

2.5 Kaskádní můstkové zapojení

Tato topologie vznikne propojením můstkových zapojení. Běžně používané označení je CHB (Cascaded H-bridge Inverter). Jako kaskádní je tato topologie označena v případě, kdy jsou napětí v meziobvodech pro jednotlivé můstky shodná. V případě rozdílných napětí v meziobvodech je topologie označována jako hybridní.

Na obrázku 6 je uvedeno zapojení vzniklé spojením dvou můstků. Výstupy můstkových zapojení jsou propojeny do série. Při propojení k můstků tímto způsobem vzniká střídač s $2k + 1$ úrovněmi, zde je tedy uvedeno schéma pětiúrovňového střídače. Maximální výstupní napětí je rovno k -násobku napětí U_d .

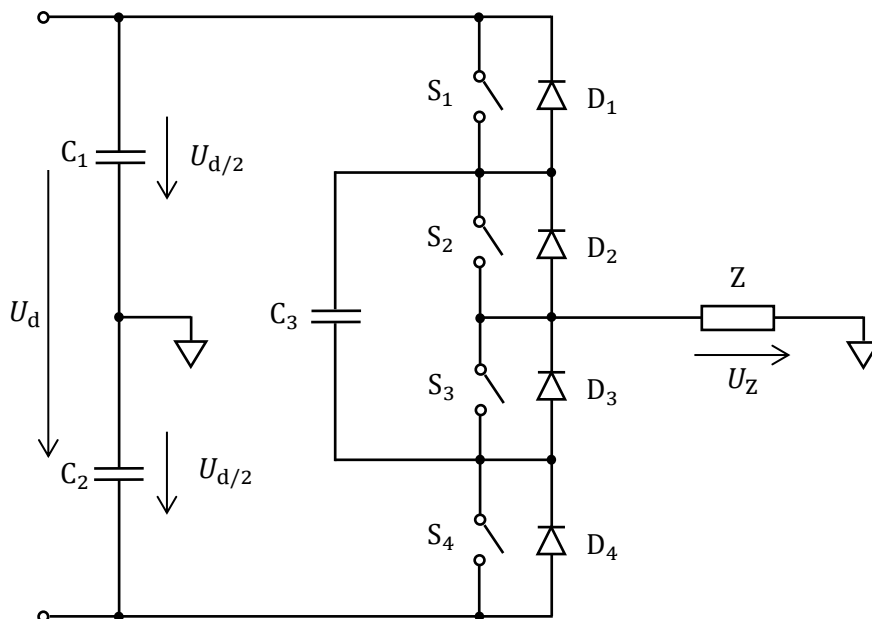
Výhodné je použití této topologie v aplikacích s vysokým napětím a výkonem. Nevýhodou je složitější napájení meziobvodu, kde je pro každý můstek nutný samostatný izolovaný zdroj stejnosměrného napětí.



Obrázek 6: Schéma kaskádního můstkového zapojení – pětiúrovňový střídač.

2.6 Střídač s plovoucími kondenzátory

Hlavní výhodou topologie s plovoucími kondenzátory je odstranění problému s kolísáním napětí v meziobvodu, protože nevyžaduje meziobvod s vyvedeným středem. Topologie je uvedena na obrázku 7. Napětí $U_{d/2}$ je vytvořeno právě na plovoucím kondenzátoru. Nevýhodou je nutnost udržovat napětí $U_{d/2}$ na plovoucím kondenzátoru. Udržování požadované hodnoty na kondenzátorech se navíc komplikuje při implementaci topologie s větším počtem úrovní. Spínače jsou v této topologii zatěžovány napětím $U_{d/2}$.

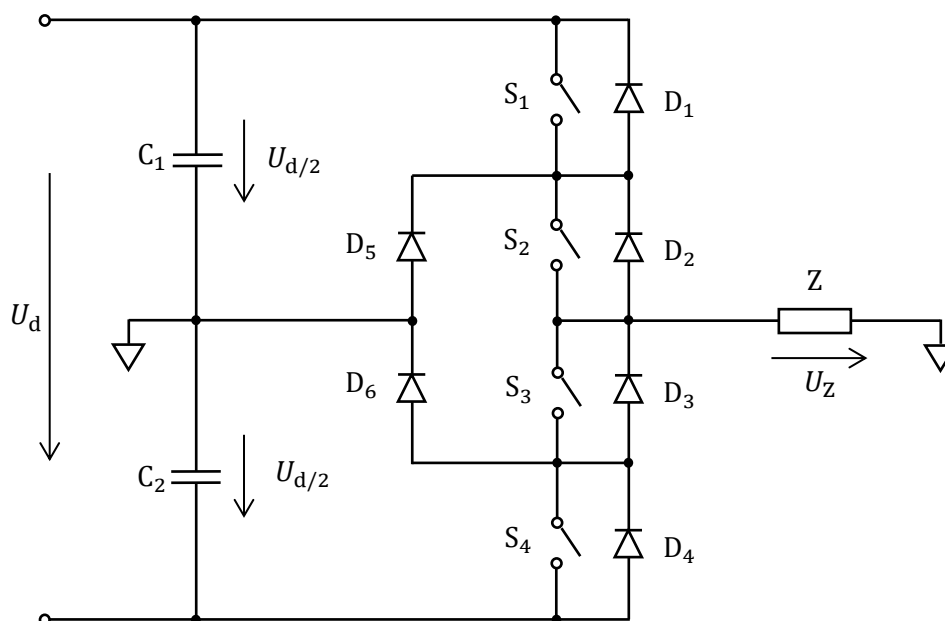


Obrázek 7: Schéma topologie s plovoucím kondenzátorem.

Při sepnutí spínačů S_1 a S_2 je na výstupu napětí $+U_{d/2}$, při sepnutí spínačů S_3 a S_4 je výstupní napětí $-U_{d/2}$. Nulové výstupní napětí je při sepnutých spínačích S_1 a S_3 nebo S_2 a S_4 .

2.7 Střídač s upínacími diodami (NPC)

Schéma střídače s upínacími diodami je zobrazeno na obrázku 8. Tato topologie přináší možnost upnout napětí neutrálního bodu meziobvodu na výstup střídače, a tím získat třetí úroveň výstupního napětí. Spínače S_1 a S_4 jsou označovány jako vnější a spínače S_2 a S_3 jako vnitřní. Spínače S_1 a S_4 jsou namáhány pouze jednou čtvrtinou napětí meziobvodu. Tím jsou sníženy ztráty. U této topologie je dosahováno účinnosti až 98 %. Oproti můstkovému zapojení jsou použity dvě diody navíc a v meziobvodu je nutné dvojnásobné napětí. Nevýhodou je také rozdílný ztrátový výkon, daný spínáním u vnějších a vnitřních spínačů. [3]

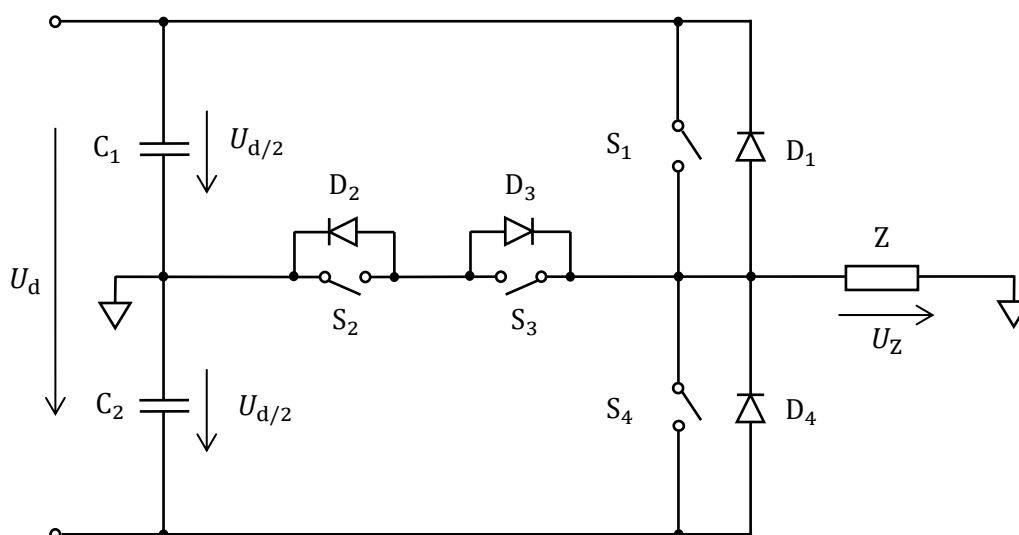


Obrázek 8: Schéma topologie s upínacími diodami.

Pokud jsou sepnuty spínače S_1 a S_2 , je výstupní napětí $U_{d/2}$, pokud jsou sepnuty spínače S_3 a S_4 , je výstupní napětí $-U_{d/2}$, pokud jsou sepnuty spínače S_2 nebo S_3 v závislosti na orientaci proudu zátěže, je výstupní napětí nulové.

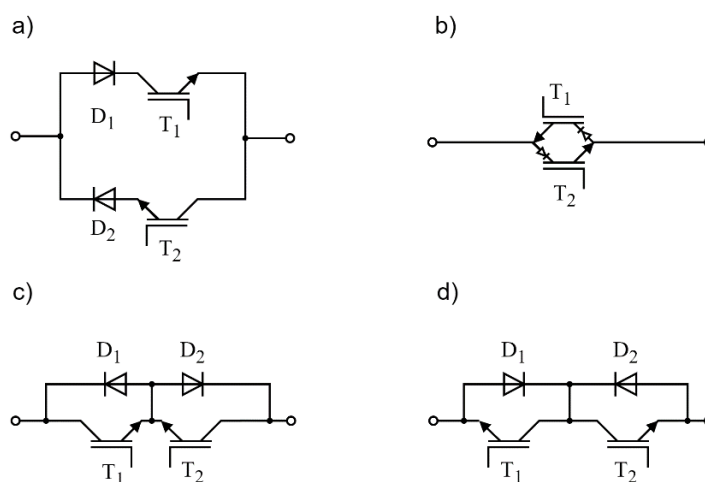
2.8 Střídač typu TNPC

Výkonová část střídače uvedená na obrázku 9 má topologii typu TNPC (T-type Neutral Point Clamped). Uváděná dosažitelná účinnost je až 98 %. Písmeno T v označení této topologie vychází z uspořádání spínačů. Topologie umožňuje tři úrovně výstupního napětí. Topologie je tvořena čtyřmi spínači a čtyřmi antiparalelními diodami. Vznikne doplněním polomůstkového zapojení, tvořeného spínači S_1 a S_4 o obousměrný spínač, který nahrazuje upínací diody použité u předchozí topologie. Obousměrný spínač tvoří spínače S_2 a S_3 . [3]



Obrázek 9: Napěťový střídač s topologií typu T.

Obousměrný spínač je na obrázku 9 zobrazen pomocí obecných spínačů řazených sériově. Prakticky je možné tento spínač realizovat různými způsoby. Základní uspořádání s IGBT tranzistory jsou uvedena na obrázku 10.



Obrázek 10: Možnosti zapojení obousměrného spínače.

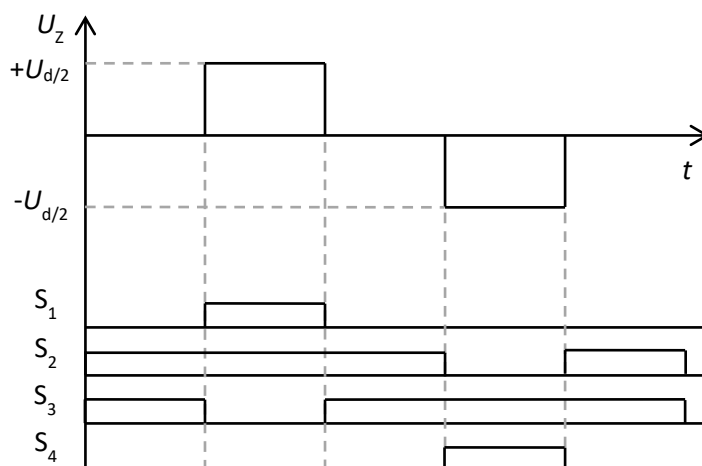
K obrázku 10:

- a) Paralelní zapojení spínačů
- b) Zapojení s RB-IGBT tranzistory
- c) Sériové zapojení se společným emitorem
- d) Sériové zapojení se společným kolektorem

Okamžitá hodnota výstupního napětí je dána aktuální spínací kombinací. Výstupní napětí pro 4 spínací kombinace je uvedeno v tabulce 1. Spínače S_1 a S_4 jsou namáhány celým napětím meziobvodu a spínače S_2 a S_3 pouze polovinou napětí meziobvodu. Při nenulovém výstupním napětí vede vždy pouze jeden spínač.

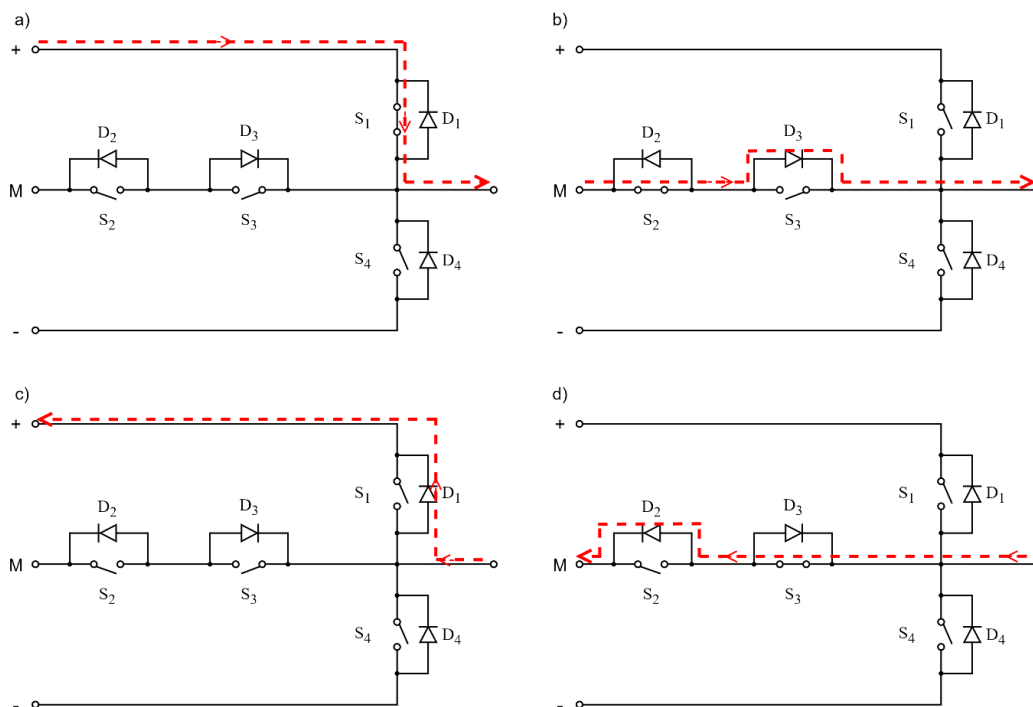
Tabulka 1: Spínací kombinace pro topologii TNPC.

S_1	S_2	S_3	S_4	U_z
1	1	0	0	$+U_{d/2}$
0	1	1	0	0
0	0	1	1	$-U_{d/2}$



Obrázek 11: Výstupní napětí střídače podle spínací kombinace.

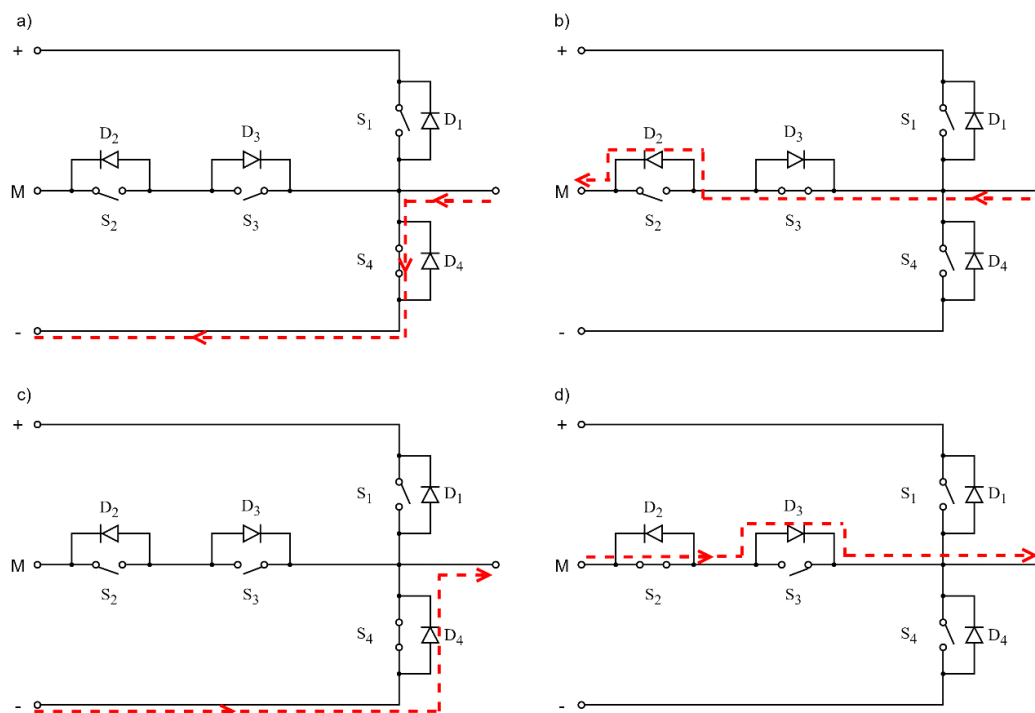
Podle obrázku 11 je při spínání použito současné sepnutí spínačů S_2 a S_3 pro nulové výstupní napětí, posloupnost spínání tak není závislá na orientaci proudu.



Obrázek 12: Komutace proudu při kladném výstupním napětí.

Na obrázku 12 je v případech a) a b) šipkou naznačen průběh komutace proudu při kladném výstupním napětí a kladném proudu. Při vypnutí spínače S_1 se proud uzavírá spínačem S_2 a diodou D_3 .

Pokud by spínač S_2 byl vypnutý, proud by se uzavřel diodou D_4 . Příklad c) a d) zobrazuje komutaci pro kladné výstupní napětí a zápornou orientaci proudu. Proud zde teče diodou D_1 při kladném napětí a při nulovém napětí se uzavírá spínačem S_3 a diodou D_2 .

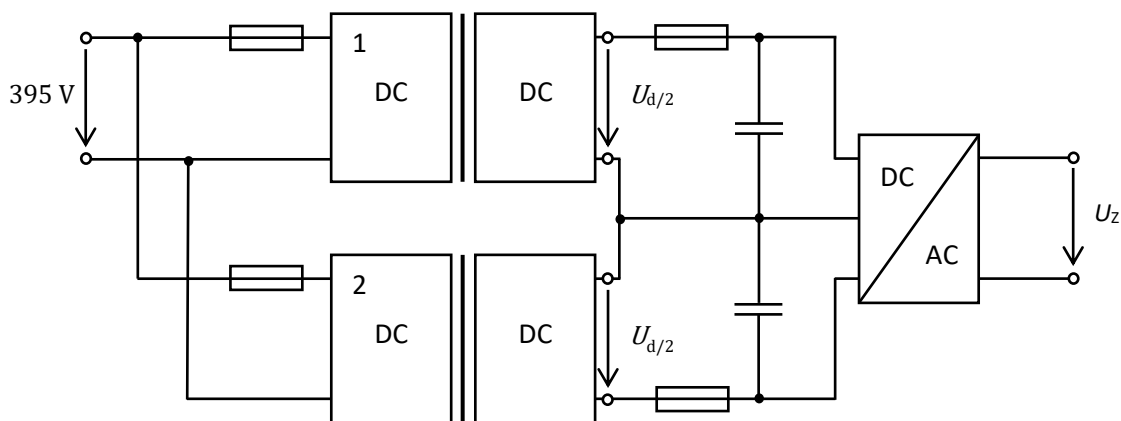


Obrázek 13: Komutace proudu při záporném výstupním napětí.

Na obrázku 13 jsou zobrazeny komutace proudu pro záporné výstupní napětí. V případě a) vede spínač S_4 , při jeho vypnutí se proud uzavírá spínačem S_3 a diodou D_2 . V případě c) vede záporný proud dioda D_4 a při nulovém napětí se proud uzavírá spínačem S_2 a diodou D_3 .

3 Realizace

Blokové schéma realizovaného přístroje je uvedeno na obrázku 14. Dva stejnosměrné měniče napájené z 395 V DC mají sériově propojené výstupy. Tím je napájen napěťový meziobvod s vyvedeným středem. Na meziobvod je připojen střídač s topologií TNPC. Vstupy a výstupy stejnosměrných měničů jsou jištěny pojistkami.



Obrázek 14: Blokové schéma uspořádání střídače a DC-DC měniče.

3.1 Návrh oddělovacího DC-DC měniče

K napájení meziobvodu je navržen rezonanční DC-DC měnič, který zajišťuje konstantní napětí v meziobvodu a galvanické oddělení. Měkké spínání snižuje spínací ztráty, ale také mírně zvyšuje ztráty vedením v důsledku vyšší efektivní hodnoty proudu spínači. Sériový rezonanční obvod je tvořen kondenzátorem, tlumivkou a transformátorem (LLC). Zvolené uspořádání rezonančního obvodu umožňuje poměrně široký rozsah vstupního a výstupního napětí a také vyžaduje o jeden prvek méně – jako jedna z indukčností je použita primární strana transformátoru. Běžným postupem je také úplné začlenění rezonanční indukčnosti do transformátoru. Nevýhodou tohoto měniče je proměnlivá spínací frekvence a velké zvlnění proudu na sekundární straně. Výhodou je provoz při vyšší frekvenci. Můstkové zapojení je použito z důvodu lepšího využití napětí meziobvodu (U_{PFC}), oproti polomůstku je získáno dvojnásobné napětí na primární straně transformátoru. Zesílení můstku je tak rovno jedné (pro polomůstek pouze 0,5). Potřebné zesílení měniče je tak poměrně malé. Při správném návrhu je docíleno spínání při nulovém napětí na všech čtyřech tranzistorech v můstku, k tomu je potřebná rozptylová indukčnost transformátoru. Nevýhodou můstku je nutnost použití čtyř tranzistorů a čtyř budičů.

Pro sestavení můstku jsou použity MOSFET tranzistory STF20NM60D v pouzdře TO-247. Tranzistory jsou vybrány s ohledem na spínací frekvenci, napětí a proud. [4]

Tabulka 2: Vybrané parametry tranzistoru STF20NM60D.

Parametr	Hodnota
U_{DS}	600 V
I_D	20 A
I_{DMAX}	80 A
T_{jmax}	150 °C
R_{thj-c_MOS}	0,65 °C/W
R_{thj-a}	62,5 °C/W

Pro usměrnění jsou na sekundární straně použity silikon-karbidové diody FFSPF0665A. Tyto Schottkyho diody jsou v pouzdře TO-220F-2FS. [5]

Tabulka 3: Vybrané parametry diody FFSPF0665A.

Parametr	Hodnota
U_{RRM}	650 V
I_F	6 A
U_F	1,5 V
I_{FMAX}	430 A
T_{jmax}	175 °C
R_{thj-c_D}	4,3 °C/W
R_{thj-a}	57 °C/W

Sériový rezonanční obvod je sestaven z kondenzátoru, tlumivky a transformátoru. V časových intervalech, kdy nevedou diody na sekundární straně, se rozptylová indukčnost v rezonančním obvodu neuplatňuje. Dochází tak ke změně indukčnosti, což znamená změnu rezonanční frekvence. Dvě rezonanční frekvence jsou definovány následujícími vztahy.

$$f_{res1} = \frac{1}{2\pi\sqrt{L_r C_r}} \quad (3.1)$$

$$f_{res2} = \frac{1}{2\pi\sqrt{(L_r + L_m)C_r}} \quad (3.2)$$

Kde:

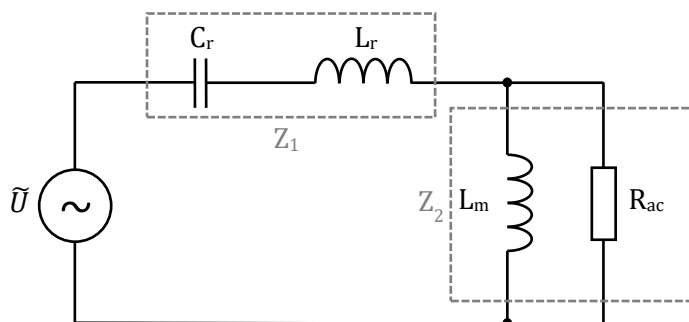
f_{res1}, f_{res2} jsou rezonanční frekvence

L_r je rezonanční indukčnost

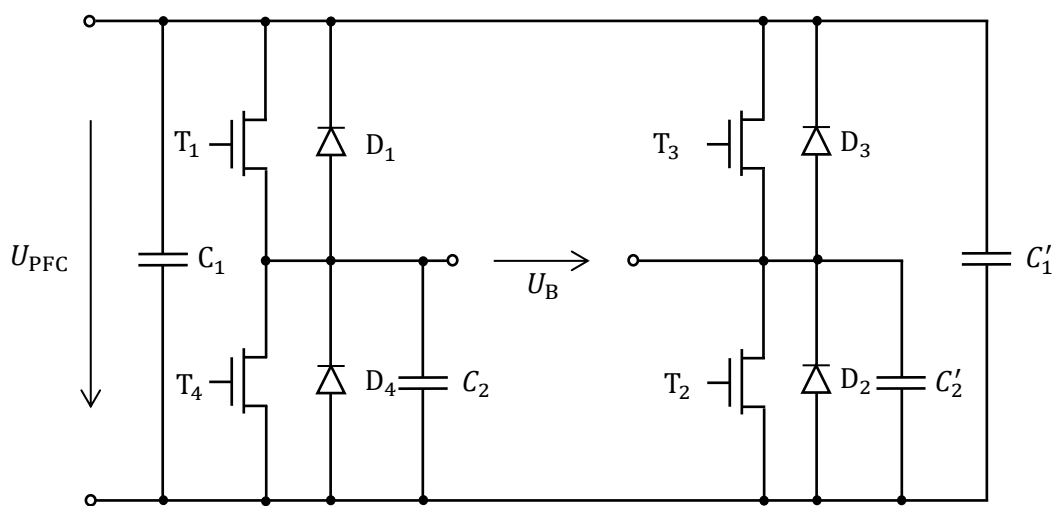
C_r je rezonanční kapacita

L_m je magnetizační indukčnost

Princip návrhu rezonančního obvodu vychází z úvahy, ve které je rezonanční obvod popsán jako frekvenčně závislý dělič napětí. Popis vychází z aproximace obdélníkového průběhu napětí U_b pomocí první harmonické složky (FHA - First harmonic approximation). [6]

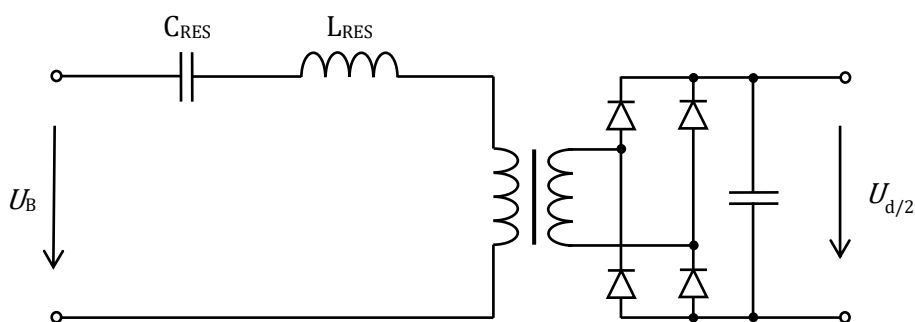


Obrázek 15: Znáznornění rezonančního obvodu ve smyslu děliče napětí.



Obrázek 16: Můstkové zapojení na primární straně DC-DC měniče.

Kondenzátory použité v můstku snižují strmost napětí a zmenšují zákmity primárního proudu. Použité hodnoty kapacity pro kondenzátory C_1 a C'_1 jsou $1 \mu\text{F}$ a pro kondenzátory C_2 a C'_2 470 pF . Kondenzátory jsou polypropylenové s maximálním napětím 1250 V . [7]



Obrázek 17: Rezonanční obvod a sekundární strana DC-DC měniče.

Ekvivalentní odpor (Do výpočtu je zahrnuta účinnost.)

$$R_{ac} = \frac{U}{I} = \frac{\frac{2\sqrt{2}}{\pi} U_{out}}{\frac{\pi}{2\sqrt{2}} I_{out}} = \frac{8}{\pi^2} \cdot \frac{U_{out}}{I_{out} \eta} = \frac{8}{\pi^2} \cdot \frac{430}{5 \cdot 0,95} = 73,38 \Omega \quad (3.3)$$

Vypočtené hodnoty zesílení jsou získány z poměru vstupního a výstupního stejnosměrného napětí, započten je úbytek na diodách U_f .

Minimální zesílení

$$G_{\min} = \frac{U_{d/2} + U_f}{U_{\text{PFCmax}}} = \frac{430 + 2 \cdot 0,7}{425} = 1,0151 \quad (3.4)$$

Nominální zesílení

$$G_{\text{nom}} = \frac{U_{d/2} + U_f}{U_{\text{PFCnom}}} = \frac{430 + 2 \cdot 0,7}{395} = 1,0922 \quad (3.5)$$

Maximální zesílení

$$G_{\max} = \frac{U_{d/2} + U_f}{U_{\text{PFCnim}}} = \frac{430 + 2 \cdot 0,7}{350} = 1,2326 \quad (3.6)$$

Nominální proud

$$I_{\text{cnom}} = I_{\text{out}} G_{\text{nom}} \frac{\pi}{2\sqrt{2}} = 5 \cdot 2,1843 \cdot \frac{\pi}{2\sqrt{2}} = 6,0654 \text{ A} \quad (3.7)$$

Rezonanční kapacita

$$C_s = \frac{I_{\text{cnom}} \sqrt{2}}{2\pi f_s \frac{U_{\text{Cmax}} - U_{\text{InNom}}}{2}} = \frac{6,0654 \cdot \sqrt{2}}{2\pi \cdot 75000 \cdot \frac{430 - 395}{2}} \quad (3.8)$$

$$= \frac{1}{2\pi \cdot 75000 \cdot 21,4144} = 78,1634 \text{ nF}$$

Použitá hodnota rezonanční kapacity je na základě simulace a měření 99 nF.

Rezonanční indukčnost

$$L_s = \frac{1}{C_s (2\pi f_s)^2} = \frac{1}{78,1634 \cdot 10^{-9} (2\pi \cdot 75000)^2} = 45,4874 \text{ } \mu\text{H} \quad (3.9)$$

Poměr L_m ku L_s je stanoven na základě simulace.

$$m = \frac{L_m}{L_s} = 8,86 \quad (3.10)$$

Indukčnost na primární straně

$$L_{\text{PRIM}} = m L_s = 8,86 \cdot 45,4874 \cdot 10^{-6} = 403,0181 \text{ } \mu\text{H} \quad (3.11)$$

Indukčnost na sekundární straně:

$$L_{\text{SEC}} = L_s (m - 1) \cdot G_{\text{nom}}^2 = 45,4874 \cdot 10^{-6} (8,86 - 1) \cdot 1,0922^2$$

$$= 425,0783 \text{ } \mu\text{H} \quad (3.12)$$

Činitel vazby:

$$k = \sqrt{1 - \frac{1}{m}} = \sqrt{1 - \frac{1}{8,86}} = 0,9419 \quad (3.13)$$

Použité hodnoty:

$$L_{\text{PRIM}} = 403 \mu\text{H}$$

$$L_{\text{SEC}} = 548 \mu\text{H}$$

$$L_{\text{LK_PRIM}} = 8,4 \mu\text{H}$$

$$L_{\text{RES}} = 35 \mu\text{H}$$

$$C_{\text{RES}} = 99 \text{ nF}$$

Počet závitů primárního vinutí: [8]

$$n_p = \frac{\max|\int u(t)dt|}{\Delta B_{\text{max}} \cdot A_e} = \frac{U_{\text{PFC}}}{2 \cdot B_{\text{max}} \cdot f_{\text{sw_min}} \cdot A_e} \quad (3.14)$$

$$= \frac{425}{2 \cdot 0,21 \cdot 70\,000 \cdot 5,35 \cdot 10^{-4}} \cong 27$$

Kde:

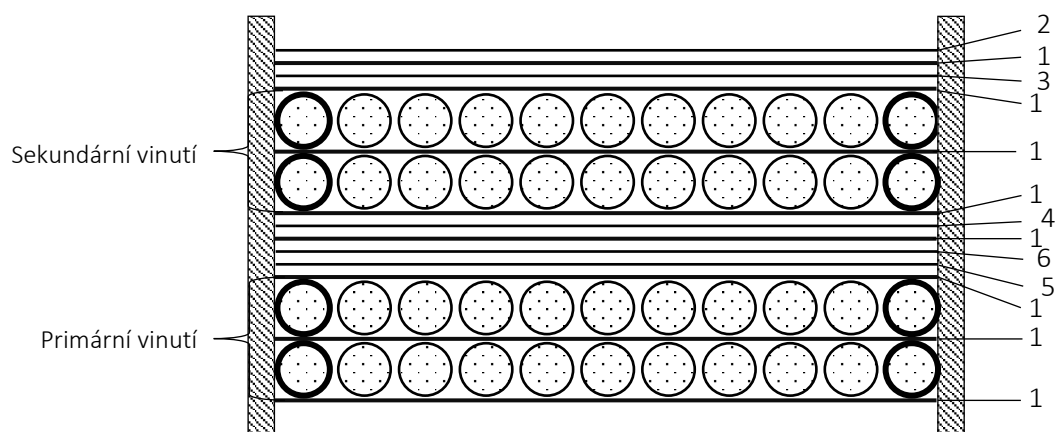
ΔB_{max} je maximální rozkmit magnetické indukce v jádře

A_e je plocha průřezu jádra

Počet závitů sekundárního vinutí vychází z požadovaného zesílení:

$$\frac{n_s}{n_p} = G_{\text{nom}} \rightarrow n_s = n_p G_{\text{nom}} = 27 \cdot 1,0922 \approx 30 \quad (3.15)$$

Počet závitů primárního vinutí je $n_p = 27$. Počet závitů sekundárního vinutí je $n_s = 30$. Feritové jádro je typu N87 s rozměry 65x32x27 mm (B66387G0500X187). Krajní závity primárního i sekundárního vinutí jsou obaleny přídavnou izolační vrstvou. Primární i sekundární vinutí je navinuto jednožilovým vodičem složeným z 10 izolovaných drátů (licna) s průměrem 0,5 mm. Použití deseti vodičů snižuje vliv skin efektu. [9]



Obrázek 18: Konstrukční uspořádání transformátoru.

Popis vrstev transformátoru:

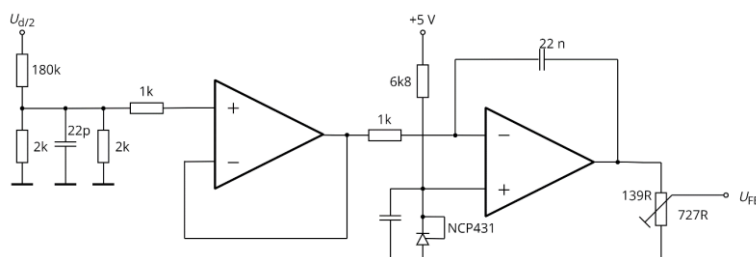
1. Kaptonová páska
2. Textilní páska
3. Měděný plíšek – stínění sekundárního vinutí II
4. Měděný plíšek – stínění sekundárního vinutí I
5. Měděný plíšek – stínění primárního vinutí
6. Páska ze skelných vláken

Stínění primárního vinutí je uzemněno na primární straně, stínění sekundárního na straně sekundární. Stínicí měděné plíšky zakrývají vinutí tak, aby nevytvořily vodivě uzavřené závity. Na vodičích propojujících stínicí vrstvu se zemí jsou feritové perly. Výsledná kapacita mezi primární a sekundární stranou je 460 pF.

3.1.1 Regulace výstupního napětí DC-DC měniče

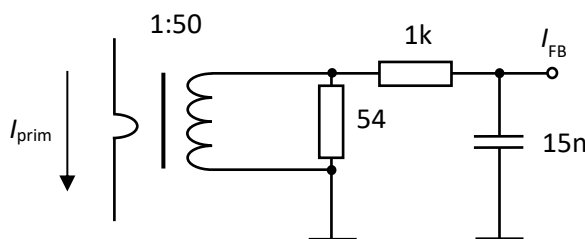
Regulace je prováděna pomocí modifikace spínací frekvence na primární straně. Cílem řízení je dosáhnout spínání při nulovém napětí (ZVS – zero voltage switching) na primární straně a při nulovém proudu (ZCS - zero current switching) u diod v usměrňovači na sekundární straně měniče. U diod je tak eliminována závěrná zotavovací doba.

K regulaci výstupního napětí je použit integrovaný obvod NCP1399. Tento obvod k regulaci využívá proudový mód. Je tedy měřen proud na primární straně a napětí na výstupu. Měřený proud je integrován a vytváří rampu pro komparaci s výstupním napětím. Spínací frekvence je tak dána primárním proudem a zátěží. Dále jsou uvedena dvě zapojení pro zpracování zpětnovazebního signálu. [12] [8]



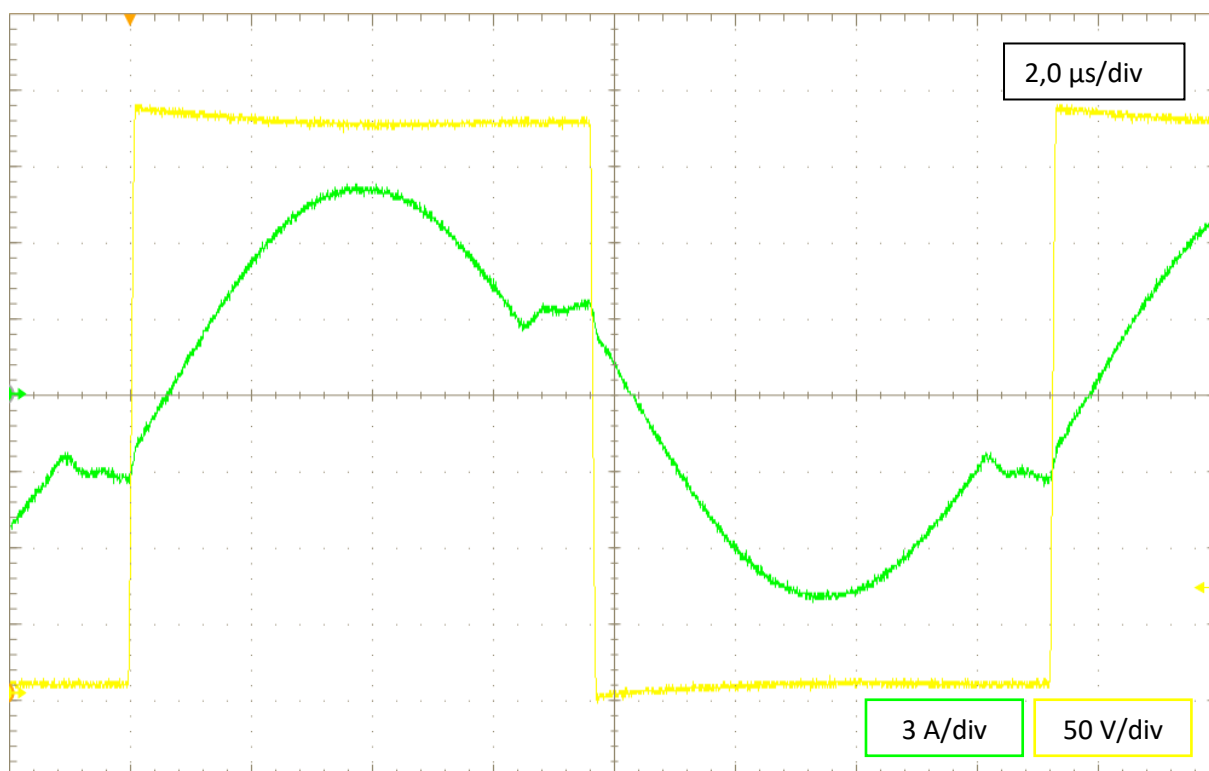
Obrázek 19: Schéma zapojení k měření napětí na výstupu DC-DC měniče.

Zapojení na obrázku 19 obsahuje napěťový sledovač se zesílením 1, použitý pro regulaci DC-DC měniče 1. Pro DC-DC měnič 2 je pro měření záporného napětí $-U_{d/2}$ použito zesílení -1. Operační zesilovače jsou napájeny nesymetricky 0 V, +15 V. Vstupní dělič je prakticky realizován sériovým řazením několika rezistorů. Dělič je také kapacitně kompenzován pomocí kondenzátorů s kapacitou 15 pF.

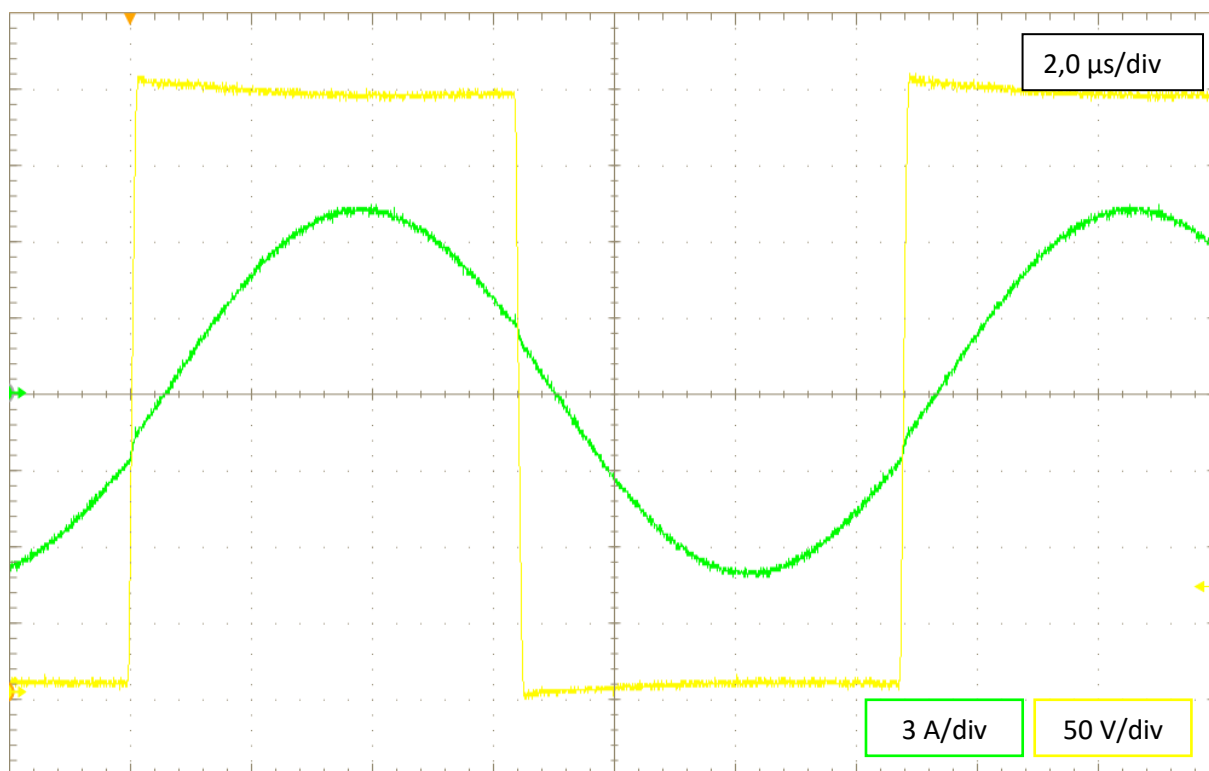


Obrázek 20: Schéma zapojení k měření proudu na primární straně DC-DC měniče.

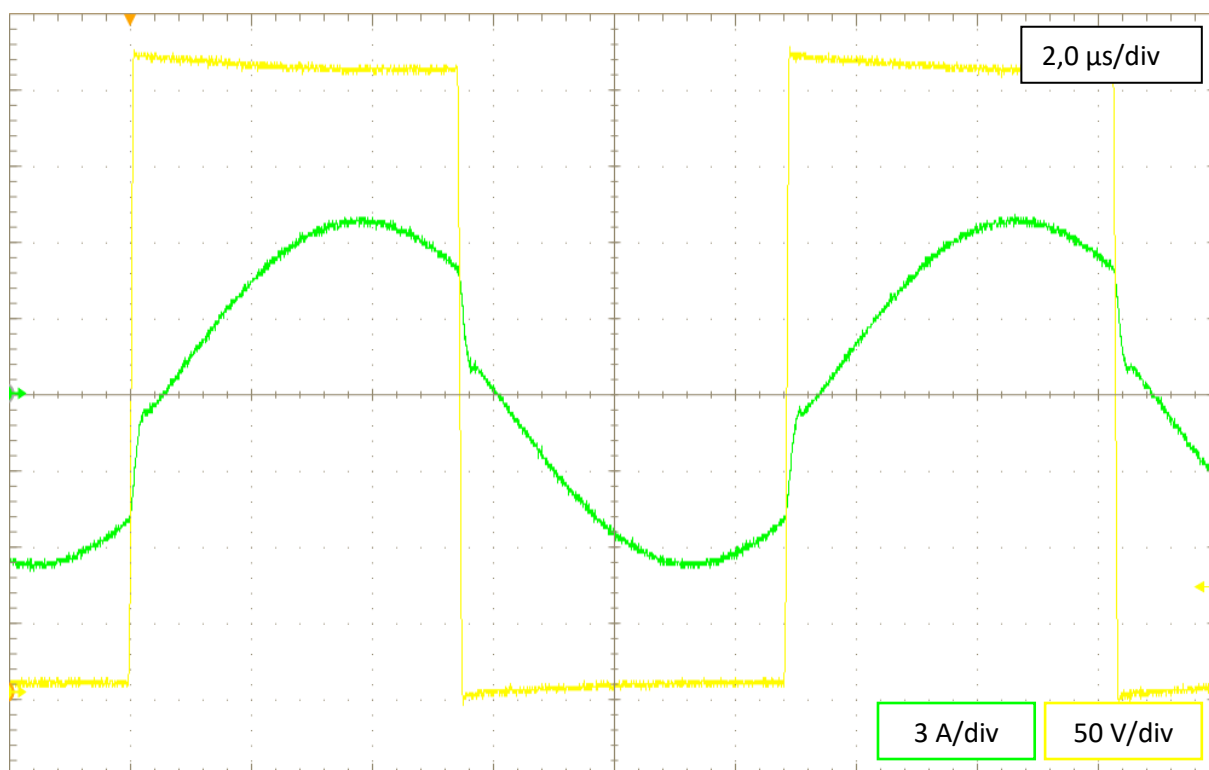
3.2 Měření DC-DC měniče



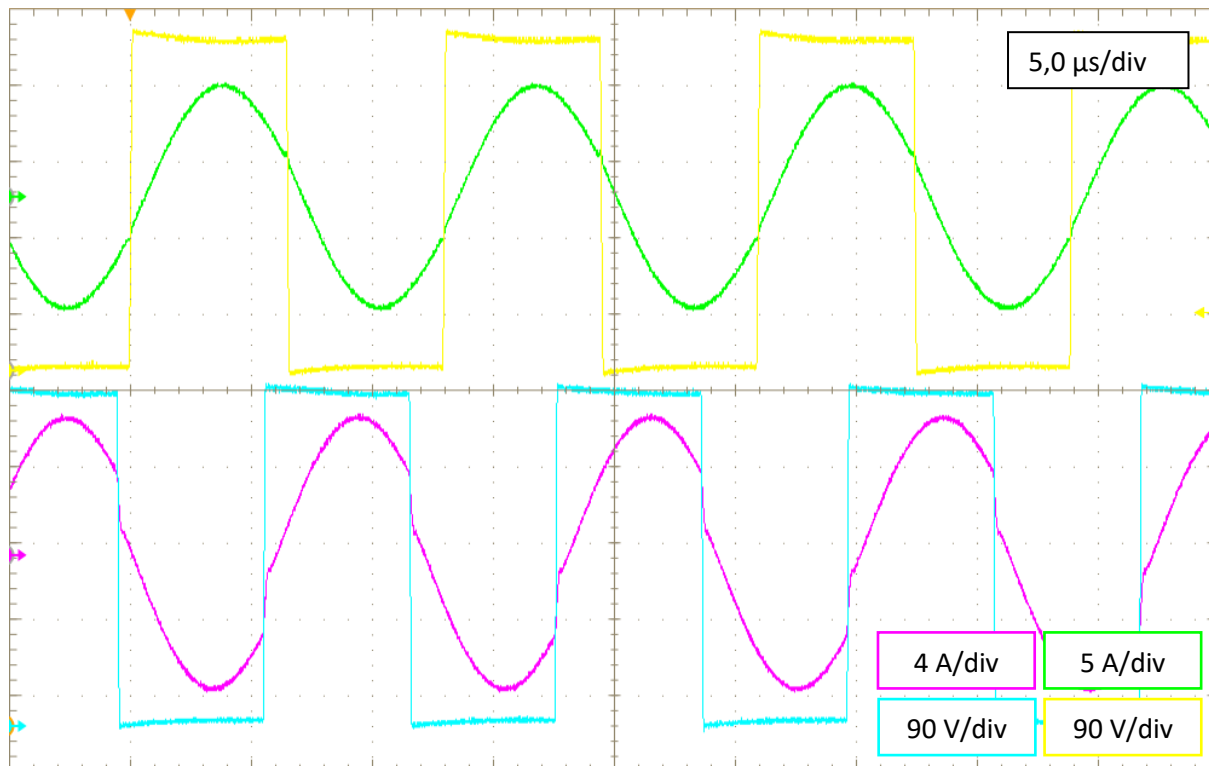
Obrázek 21: Průběh napětí (žlutá) na můstku v DC-DC měniči a proud na primární straně (zelená) při provozu pod rezonančním kmitočtem.



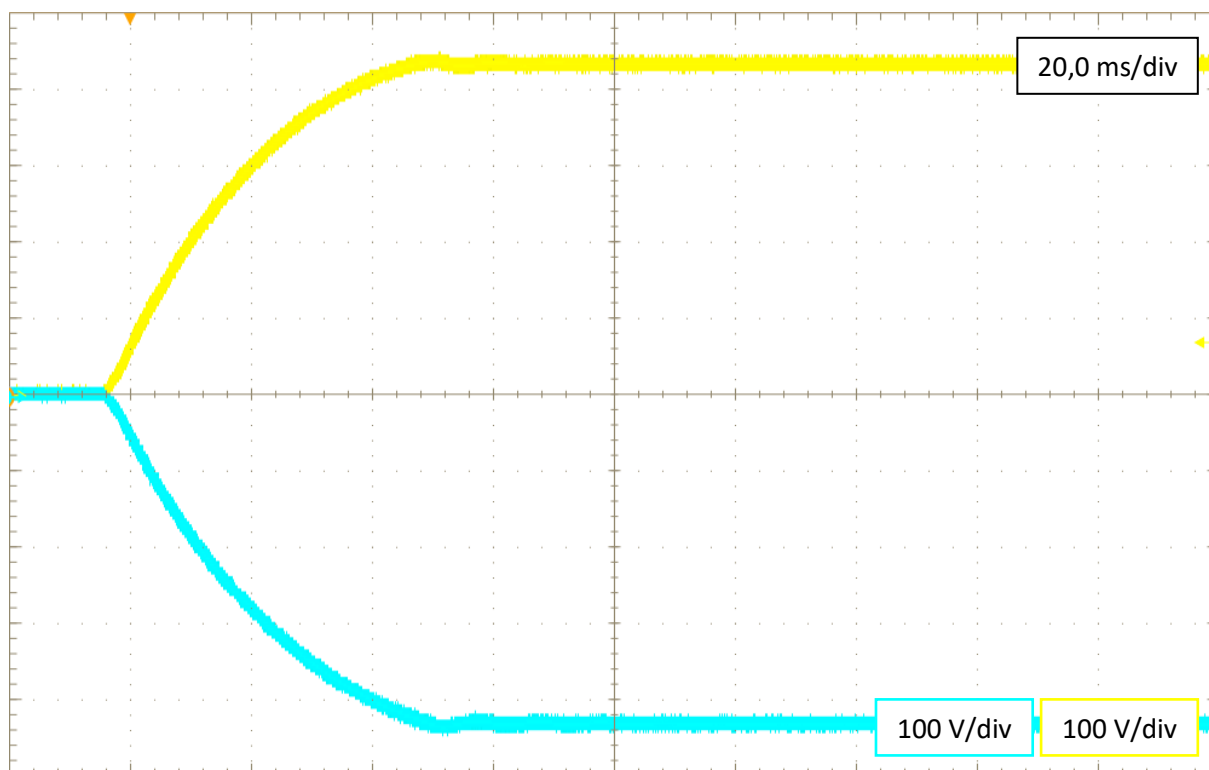
Obrázek 22: Průběh napětí (žlutá) na můstku v DC-DC měniči a proud na primární straně (zelená) při provozu v rezonančním kmitočtu.



Obrázek 23: Průběh napětí (žlutá) na můstku v DC-DC měniči a proud na primární straně (zelená) při provozu nad rezonančním kmitočtem.



Obrázek 24: Průběh napětí (žlutá, tyrkysová) na můstku v DC-DC měniči a proudů na primární straně (zelená, fialová) pro oba DC-DC měniče.



Obrázek 25: Průběh nabíjení meziobvodu.

3.3 Návrh střídače

Výkonová část je vzhledem k parametrům realizována pomocí diskretních součástek na DPS. Použity jsou tranzistory IGBT (NGTB15N120FL2WG) s technologií Field Stop II a integrovanou antiparalelní diodou v pouzdře TO-247. Výkonová část vytvořená na DPS kromě spínacích součástek obsahuje dělič pro měření napětí v meziobvodu, snímač proudu LEM a polypropylenové kondenzátory, které zajišťují uzavření proudových smyček blízko u výkonových tranzistorů, a snižují tak rušení. [11] [7]

Tabulka 4: Vybrané parametry IGBT tranzistoru a diody.

Parametr	Hodnota
U_{CES}	1200 V
I_{CMAX}	30 A
I_{CPM}	60 A
I_{FM}	60 A
U_F	2,6 V
T_{jmax}	175 °C
R_{thj-c_IGBT}	0,51 °C/W
R_{thj-c_D}	0,81 °C/W
R_{thj-a}	40 °C/W
U_{CESat_IGBT}	2 V
$E_{on} (I_C = 10 \text{ A})$	0,8 mJ
$E_{off} (I_C = 10 \text{ A})$	0,37 mJ

3.4 Budiče

Budiče pro tranzistory IGBT jsou navrženy s použitím integrovaného obvodu ACPL-332J. Každý ze čtyř tranzistorů má svůj budič na samostatné DPS. Integrovaný obvod obsahuje optické oddělení a vstup pro nastavení saturační ochrany. Signál o poruchovém stavu je vyhodnocen v řídicím obvodu. Deska budiče je navržena podle aplikačních doporučení z katalogového listu uvedeného obvodu. Budiče jsou napájeny z DC-DC měniče se čtyřmi izolovanými výstupy. Odpor na vstupu řídicí elektrody je zvolen podle měření průběhu spínání, použitá hodnota je $13\ \Omega$. Pro tuto hodnotu je spínací doba přibližně 100 ns. Použitá bezpečnostní doba je 150 ns. [13]

3.5 Výpočet ztrátového výkonu

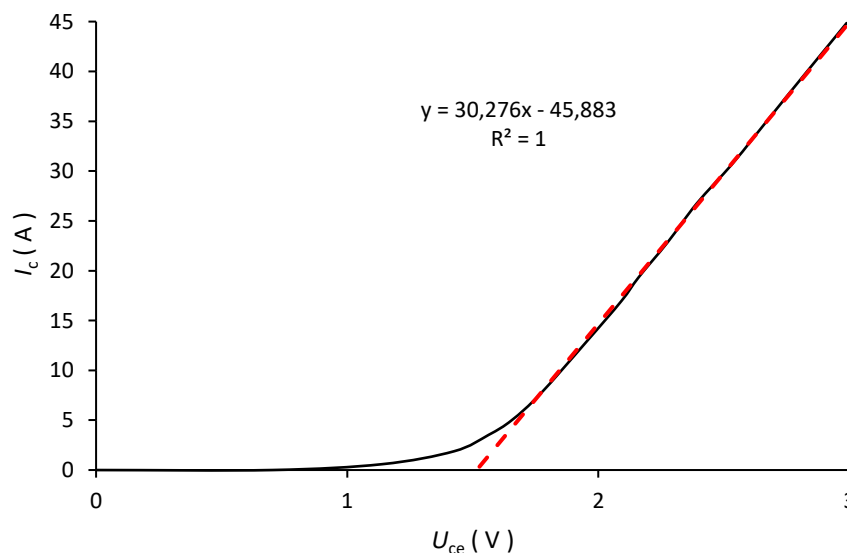
Okamžitá hodnota ztrátového výkonu je dána součinem okamžitých hodnot napětí a proudu. Základní rozdělení ztrát zahrnuje ztráty vedením (v propustném i závěrném směru), spínací ztráty a ztráty řízením. Cílem výpočtu ztrátového výkonu je stanovení jeho střední hodnoty, která je zohledněna při návrhu chlazení. Samotný tepelný odpor chladiče dále závisí na uvažované okolní teplotě a požadavcích na dimenzování.

Ztráty na polovodičových součástkách jsou dány součtem ztrát při zapínání (P_{ON}), vypínání (P_{OFF}) a ztrátou při sepnutém stavu (P_{COND}).

$$P = P_{ON} + P_{OFF} + P_{COND} \quad (3.16)$$

Pro ztrátový výkon v sepnutém stavu na IGBT tranzistoru platí:

$$P_{FAV} = u_{T0} I_{FAV} + r_d I_{FRMS}^2 \quad (3.17)$$



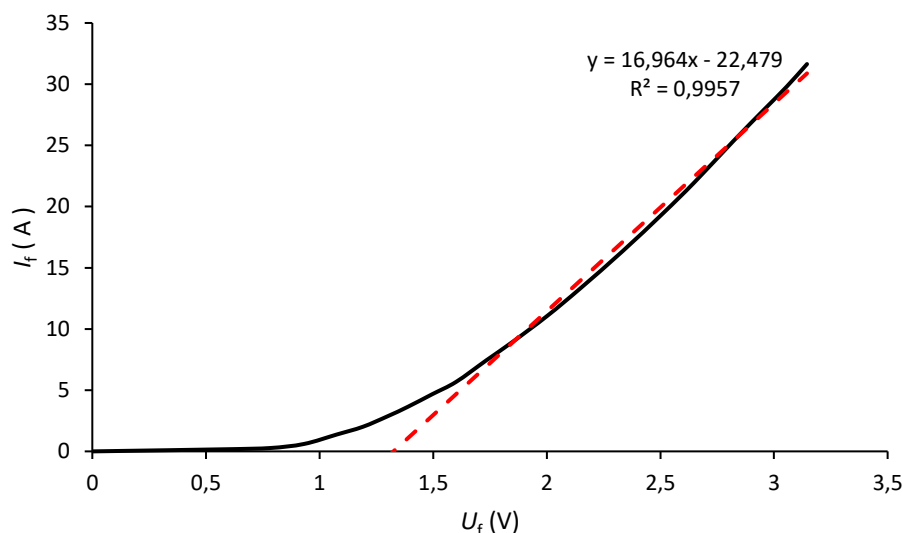
Obrázek 26: Výstupní charakteristika IGBT tranzistoru.

Parametry r_{dT} a U_{T0} jsou získány linearizací výstupní charakteristiky tranzistoru.

$$r_{dT} = 33,03\ \text{m}\Omega \quad (3.18)$$

$$U_{T0} = 1,52 \text{ V} \quad (3.19)$$

$$E_{swT} = E_{on} + E_{off} = 0,8 + 0,37 = 1,17 \text{ mJ} \quad (3.20)$$



Obrázek 27: Voltampérová charakteristika diody.

Parametry k diodám:

$$r_{dD} = 58,95 \text{ m}\Omega \quad (3.21)$$

$$U_{f0} = 1,33 \text{ V} \quad (3.22)$$

$$E_{swD} = E_{on} + E_{off} = 0,95 + 0,3 = 1,25 \text{ mJ} \quad (3.23)$$

Průběh proudu jednotlivými tranzistory se liší. Průběh proudu má obecně tvar posloupnosti pulzů s různou šířkou, jejichž vzdálenost od počátku je dána rozdílem fází napětí a proudu. [10]

Modulační index:

$$M = \frac{\sqrt{2}U_{OutRMS}}{U_{d/2}} = \frac{\sqrt{2} \cdot 240}{430} = 0,79 \quad (3.24)$$

Ztrátový výkon je spočítán pro nejhorší případ, kdy $\varphi = \frac{\pi}{2}$.

Výpočet střední hodnoty proudu tranzistorem T_1 a T_4 :

$$I_{T1AV} = I_{T4AV} = \frac{MI_m}{4\pi} [(\pi - \varphi) \cos(\varphi) + \sin(\varphi)] = 0,3141 \text{ A} \quad (3.25)$$

Výpočet druhé mocniny efektivní hodnoty proudu tranzistorem T_1 a T_4 :

$$I_{T1RMS}^2 = I_{T4RMS}^2 = \frac{MI_m^2}{6\pi} [1 + \cos(\varphi)]^2 = 1,0469 \text{ A}^2 \quad (3.26)$$

Výpočet střední hodnoty proudu tranzistorem T₂ a T₃:

$$I_{T2AV} = I_{T3AV} = \frac{I_m}{4\pi} [4 + 2M(\varphi \cos(\varphi) - \sin(\varphi)) - M\pi \cos(\varphi)] = 0,9634 \text{ A} \quad (3.27)$$

Výpočet druhé mocniny efektivní hodnoty proudu tranzistorem T₂ a T₃:

$$I_{T2RMS}^2 = I_{T3RMS}^2 = \frac{I_m^2}{12\pi} [3\pi - 4M(1 + \cos^2(\varphi))] = 4,1562 \text{ A}^2 \quad (3.28)$$

Výpočet střední hodnoty proudu diodami D₁ a D₄:

$$I_{D1AV} = I_{D4AV} = \frac{MI_m}{4\pi} [-\varphi \cos(\varphi) + \sin(\varphi)] = 0,3141 \text{ A} \quad (3.29)$$

Výpočet druhé mocniny efektivní hodnoty proudu diodami D₁ a D₄:

$$I_{D1RMS}^2 = I_{D4RMS}^2 = \frac{MI_m^2}{6\pi} [1 - \cos(\varphi)]^2 = 1,0469 \text{ A}^2 \quad (3.30)$$

Výpočet střední hodnoty proudu diodami D₂ a D₃:

$$\begin{aligned} I_{D2AV} = I_{D3AV} &= \frac{I_m}{12\pi} [12 + 3M(2\varphi \cos(\varphi) - 2\sin(\varphi)) - 3M\pi \cos(\varphi)] \\ &= 0,9634 \text{ A} \end{aligned} \quad (3.31)$$

Výpočet druhé mocniny efektivní hodnoty proudu diodami D₂ a D₃:

$$I_{D2RMS}^2 = I_{D3RMS}^2 = \frac{I_m^2}{12\pi} [3\pi - 4M(1 + \cos^2(\varphi))] = 4,1562 \text{ A}^2 \quad (3.32)$$

Výpočet ztrátového výkonu vedením na tranzistorech T₁ a T₄:

$$P_{CO_T1} = P_{CO_T4} = u_{T0} I_{T1AV} + r_{dT} I_{T1RMS}^2 = 0,5107 \text{ W} \quad (3.33)$$

Výpočet ztrátového výkonu vedením na tranzistorech T₂ a T₃:

$$P_{CO_T2} = P_{CO_T3} = u_{T0} I_{T2AV} + r_{dT} I_{T2RMS}^2 = 1,5978 \text{ W} \quad (3.34)$$

Výpočet ztrátového výkonu vedením na diodách D₁ a D₄:

$$P_{CO_D1} = P_{CO_D4} = u_{f0} I_{D1AV} + r_{dD} I_{D1RMS}^2 = 0,4778 \text{ W} \quad (3.35)$$

Výpočet ztrátového výkonu vedením na diodách D₂ a D₃:

$$P_{CO_D2} = P_{CO_D3} = u_{f0} I_{D2AV} + r_{dD} I_{D2RMS}^2 = 1,5215 \text{ W} \quad (3.36)$$

Výpočet spínacích ztrát pro tranzistory T₁ a T₄:

$$P_{sw_T1} = P_{sw_T4} = \frac{1}{2\pi} f_{sw} E_{sw} \frac{I_m}{I_{refT}} \frac{U_d}{U_{refT}} [1 + \cos(\varphi)] = 2,3877 \text{ W} \quad (3.37)$$

Výpočet spínacích ztrát pro tranzistory T₂ a T₃:

$$\begin{aligned} P_{sw_T2} = P_{sw_T3} &= \frac{1}{2\pi} f_{sw} E_{sw} \frac{I_m}{I_{refT}} \frac{0,5 \cdot U_d}{U_{refT}} [1 - \cos(\varphi)] \\ &= 1,1938 \text{ W} \end{aligned} \quad (3.38)$$

Výpočet spínacích ztrát pro diody D_1 a D_4 :

$$P_{sw_D1} = P_{sw_D4} = \frac{1}{2\pi} f_{sw} E_{sw} \frac{I_m}{I_{refD}} \frac{U_d}{U_{refD}} [1 - \cos(\varphi)] = 1,9010 \text{ W} \quad (3.39)$$

Výpočet spínacích ztrát pro diody D_2 a D_3 :

$$P_{sw_D2} = P_{sw_D3} = \frac{1}{2\pi} f_{sw} E_{sw} \frac{I_m}{I_{refD}} \frac{0,5 \cdot U_d}{U_{refD}} [1 + \cos(\varphi)] = 0,9505 \text{ W} \quad (3.40)$$

Celková ztráta spínáním:

$$P_{SW} = 2 \cdot (P_{sw_T1} + P_{sw_T2} + P_{sw_D1} + P_{sw_D2}) = 12,8661 \text{ W} \quad (3.41)$$

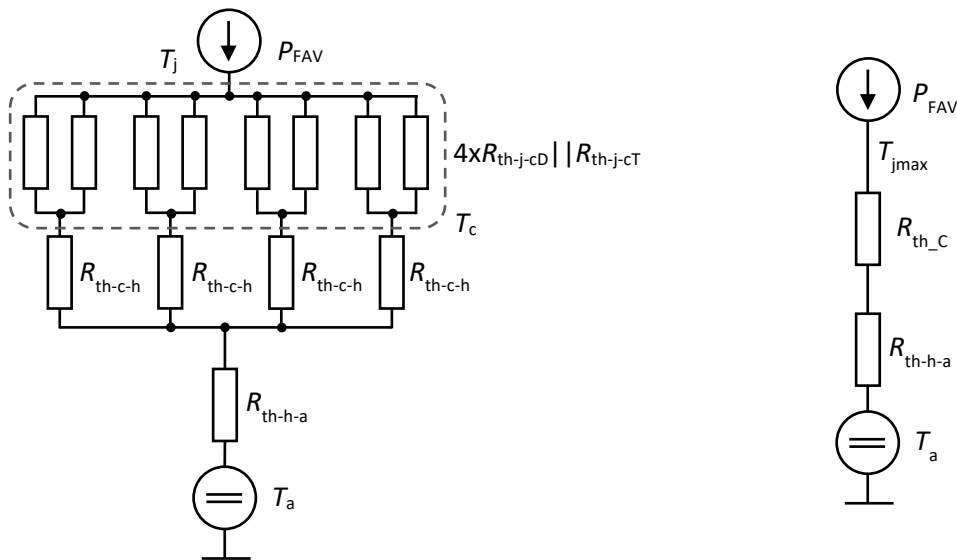
Celková ztráta vedením:

$$P_{COND} = 2 \cdot (P_{CO_T1} + P_{CO_T2} + P_{CO_D1} + P_{CO_D2}) = 8,2158 \text{ W} \quad (3.42)$$

Celková střední hodnota ztrátového výkonu:

$$P_{FAV} = P_{SW} + P_{COND} = 13,3528 + 7,0846 = 21,0819 \text{ W} \quad (3.43)$$

Celková střední hodnota ztrátového výkonu je 21,0819 W. Výpočet byl proveden pro uvedený modulační index, se snižujícím se modulačním indexem ztráta stoupá, pro $M \rightarrow 0$ je střední hodnota ztrátového výkonu 23,0590 W. Aby nedošlo k překročení maximální dovolené teploty polovodičů, je teplo odvedeno chladičem. Dimenzování chladiče vychází ze ztrátového výkonu a požadavku na maximální teplotu. Je také připočtena rezerva. Výpočet tepelného odporu chladiče vychází z náhradního tepelného schématu na obrázku 28.



Obrázek 28: Náhradní tepelný obvod.

$$R_{th} = \frac{R_{thjcD} R_{thjcT}}{R_{thjcD} + R_{thjcT}} + R_{th-c-h} = \frac{0,81 \cdot 0,51}{0,81 + 0,51} + 1 = 1,3130 \text{ } ^\circ\text{CW}^{-1} \quad (3.44)$$

$$R_{th_C} = \frac{1}{4} R_{th} = \frac{1,313}{4} = 0,3282 \text{ } ^\circ\text{CW}^{-1} \quad (3.45)$$

$$T_{th_C} = R_{th_C} P_{FAV} = 0,3282 \cdot 21,0819 = 6,9191 \text{ }^{\circ}\text{C} \quad (3.46)$$

$$T_h = T_{jmax} - T_a - T_{th_C} = 175 - 40 - 6,9191 = 128,0809 \text{ }^{\circ}\text{C} \quad (3.47)$$

$$R_{th-h-a} = \frac{T_h}{P_{FAV}} = \frac{128,0809}{21,0819} = 6,0754 \text{ }^{\circ}\text{CW}^{-1} \quad (3.48)$$

Tepelný odpor chladiče pro uvedené schéma musí být menší nebo roven $6,0754 \text{ }^{\circ}\text{CW}^{-1}$. Vzhledem k tepelnému odporu $40 \text{ }^{\circ}\text{CW}^{-1}$ mezi polovodičovým přechodem a okolím je použit chladič. Vybrán je plochý hliníkový chladič CHL20C/100 s rozměry 152x20x100mm a tepelným odporem $1,9 \text{ }^{\circ}\text{CW}^{-1}$.

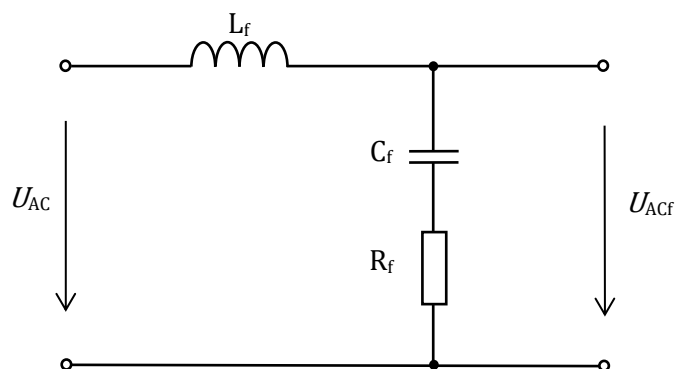
3.6 Meziobvod

Tato topologie, jak již bylo uvedeno, vyžaduje meziobvod s vyvedeným středem. Proto jsou použity dva sériové řazené kondenzátory. Každý z kondenzátorů je napájen z oddělovacího rezonančního DC-DC měniče s regulovaným výstupním napětím. Na sekundární straně oddělovacího transformátoru se nachází můstkový usměrňovač. Přes tento usměrňovač neprojde energie zpět v případě usměrňovačového chodu střídače. Kapacita meziobvodu proto musí být dostatečně dimenzována, aby tento stav nevedl k příliš velkému nárustu napětí na kondenzátorech.

Jsou použity hodnoty C_1 a C_2 2000 μF . Meziobvod je zkonstruován celkem z 40 kondenzátorů s maximálním napětím 450 V a kapacitou 100 μF . Zapojeno je 20 kondenzátorů paralelně a k nim je v sérii zbývajících 20. [14]

3.7 Filtrace výstupního napětí

Základním důvodem potřeby filtrace je zvýšení kvality výstupního napětí. Filtr provádí demodulaci výstupního napětí střídače. Pro tento účel je použit filtr typu dolní propust, který odstraní vyšší harmonické složky. Tím je získáno požadované sinusové výstupní napětí. Je zvolen LC filtr. Sériově s filtračním kondenzátorem je řazen rezistor zajišťující dostatečné tlumení.



Obrázek 29: Schéma výstupního filtru.

Jedním z požadavků na filtr je maximální zvlnění výstupního proudu ΔI_{MAX} . Závislost napětí na indukčnosti na procházejícím proudu je dána vztahem:

$$u(t) = L \frac{di(t)}{dt} \quad (3.49)$$

Z tohoto vztahu plyne změna proudu při změně napětí:

$$di(t) = \frac{u(t)dt}{L} \rightarrow \Delta I = \frac{\Delta U \cdot T \cdot z}{L} \quad (3.50)$$

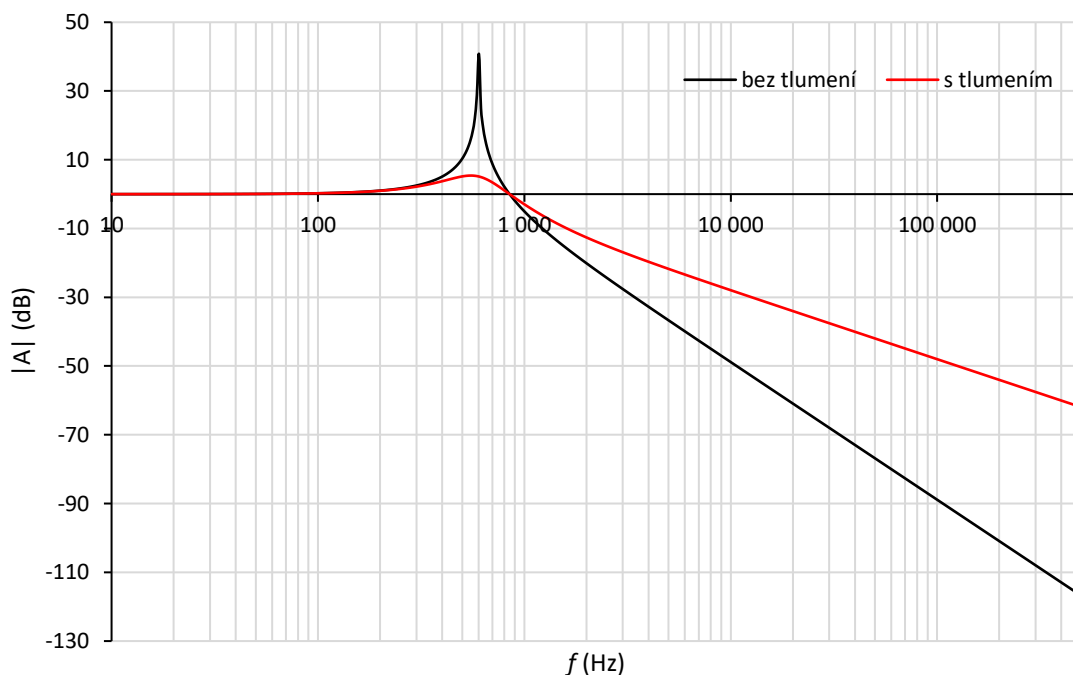
$$\Delta I_{MAX} = \frac{U_d \cdot z}{2 \cdot f_{mod} \cdot L} \rightarrow L = \frac{U_d \cdot z}{2 \cdot f_{mod} \cdot \Delta I_{MAX}} = \frac{430 \cdot 0,5}{2 \cdot 20 \cdot 10^3 \cdot 1,34} = 4,01 \text{ mH} \quad (3.51)$$

Dalším požadavkem je dostatečný rozestup rezonanční a modulační frekvence. Pro navrženou filtrační kapacitu 17,6 μF je rezonanční frekvence:

$$f_{rez} = \frac{1}{2\pi\sqrt{LC}} = \frac{1}{2\pi\sqrt{4,01 \cdot 10^{-3} \cdot 17,6 \cdot 10^{-6}}} = 599,09 \text{ Hz} \quad (3.52)$$

Rezistor R_f slouží jako pasivní tlumení, jeho přidáním se do přenosu přidá nula.

$$R_f = 10 \Omega \quad (3.53)$$



Obrázek 30: Amplitudová charakteristika výstupního filtru s a bez tlumení.

3.8 Měření výstupního napětí

Výstupní napětí je měřeno za výstupním filtrem. Použitý 12bitový AD převodník má rozsah do 3 V. Napětí je proto sníženo pomocí odporového děliče. Dělič pro výstupní napětí je navržen pro měření v rozsahu od - 450 V do 450 V.

Celkový odpor:

$$R = 120\,400\,\Omega \quad (3.54)$$

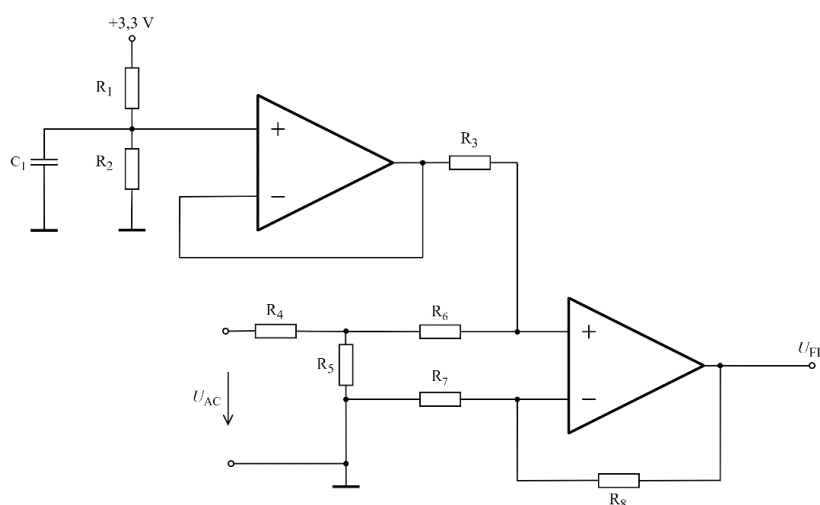
Maximální proud:

$$I = \frac{U_{\text{MAX}}}{R} = \frac{450}{120\,400} = 3,738\,\text{mA} \quad (3.55)$$

Ztrátový výkon na děliči při maximálním napětí:

$$P = U \cdot I = 450 \cdot 3,738 \cdot 10^{-3} = 1,682\,\text{W} \quad (3.56)$$

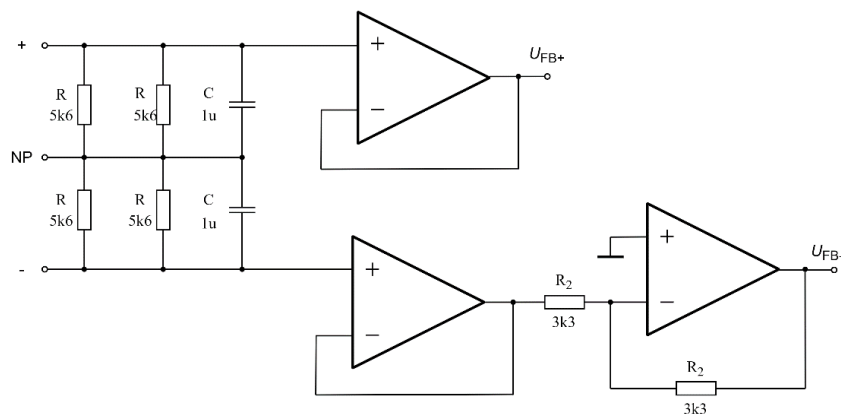
Výstupní napětí děliče je dále upraveno rozdílovým zesilovačem, který k němu přidává offset 1,5 V. Zjednodušené schéma je uvedeno na obrázku 31.



Obrázek 31: Schéma pro úpravu výstupního napětí pro měření.

3.8.1 Měření napětí v meziobvodu

Konstantní napětí v meziobvodu je udržováno pomocí DC-DC měniče. Účelem měření tohoto napětí z pohledu střídače je možnost případného vypnutí výstupu. V případě, kdy se napětí v meziobvodu příliš odchýlí od požadovaných hodnot, je výstup vypnut. Schéma zapojení pro úpravu napětí měřeného v meziobvodu je uvedeno na obrázku 32.



Obrázek 32: Principiální schéma pro měření napětí v meziobvodu.

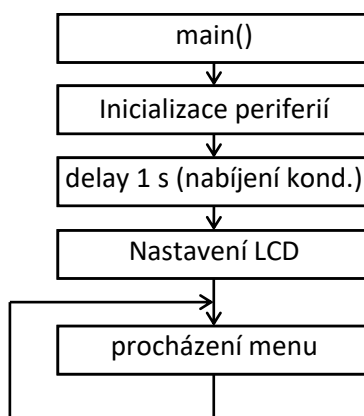
4 Řídicí systém

Uvedené regulační struktury jsou naprogramovány na použitém mikrokontroleru Nuvoton M483KGCAE2A. Použitý 32bitový MCU postavený na architektuře ARM (Cortex®-M4F) má tyto vlastnosti: [16]

- Frekvence 192 MHz
- FPU – modul pro výpočty v plovoucí řádové čárce
- Dva 12bitové AD převodníky (5 MSPS)
- Watchdog Timer
- 3 rozhraní SPI
- DSP instrukce
- 128 pinů
- Napájení 3,3 V
- 256 KB paměti Flash
- 4 32bitové časovače
- PWM moduly

Uživatelské rozhraní

Pro nastavení parametrů a ovládaní střídače je navržen ovládací panel s tlačítky, enkodérem a LCD displejem. Pro signalizaci zapnutého výstupu panel obsahuje zelenou LED. Panel je napájen z řídicí DPS. Je použit dvouřádkový, šestnáctimístný alfanumerický displej EA DOGM162-A s kontrolérem ST7036 od společnosti Sitronix. Komunikace je řešena pomocí rozhraní SPI.



Obrázek 33: Vývojový diagram funkce main.

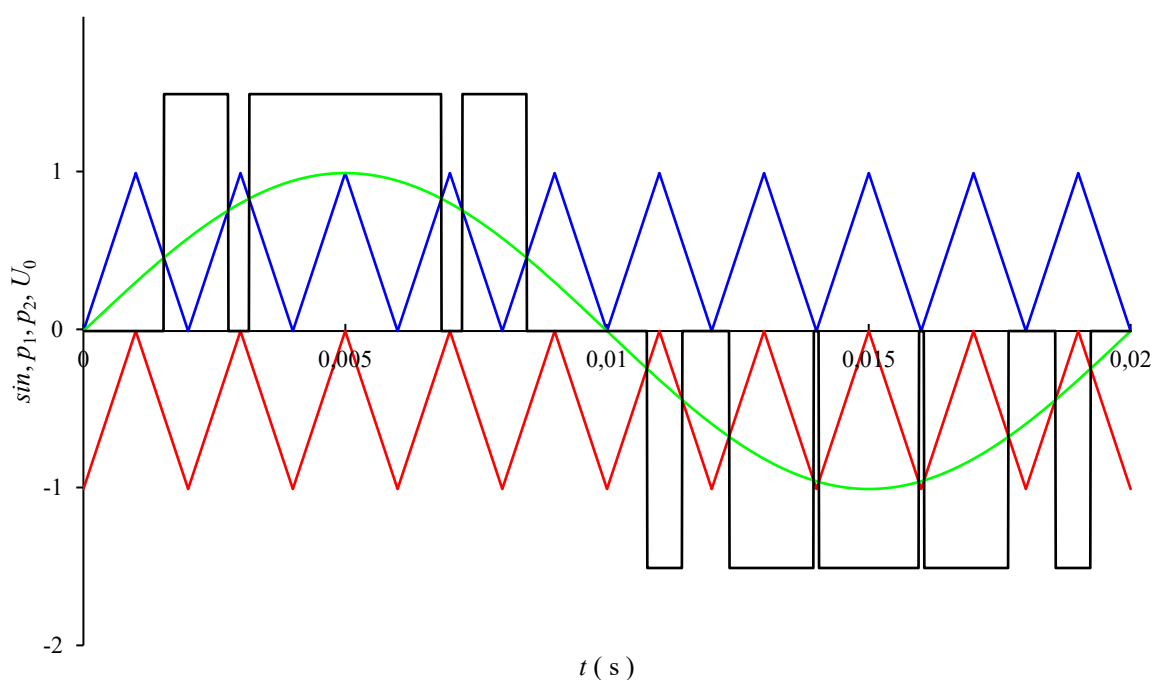
5 Regulace napětí

5.1 Regulace střídavého napětí

Regulací střídačů se dnes zabývá řada odborných publikací. Regulační strukturou lze docílit harmonických výstupních veličin s minimálním obsahem nežádoucích harmonických složek. Regulovat výstupní napětí je možné úpravou napětí v meziobvodu nebo modifikací činnosti střídače samotného. První z těchto možností naráží na technické komplikace, proto je standardem možnost druhá, která je použita i zde. Pro třífázové střídače je situace poměrně jednoduchá. Trojfázovou soustavu lze transformovat do ortogonálního dvoufázového systému a z něj do rotující vztažné soustavy.

Pomocí různých algoritmů spínání lze na výstupu měniče dosáhnout střídavého napětí nebo stejnosměrného napětí. Například pro kladné stejnosměrné výstupní napětí je vypnut tranzistor T_4 , zapnut tranzistor T_2 a tranzistory T_1 a T_3 se střídavě zapínají. Podle poměru dob sepnutí tranzistorů T_1 a T_3 je nastavována střední hodnota výstupního napětí. Stejnosměrné výstupní napětí tak lze jednoduše regulovat pomocí jednoho PI regulátoru s použitím komplementárního módu PWM bloku v mikrokontroleru.

Základní metodou řízení střídavého výstupního napětí je PWM modulace. Pro tříúrovňový střídač jsou použity dva trojúhelníkové signály, které se komparují s referenčním sinusovým signálem. Podle výsledku komparace je stanovena aktuální spínací kombinace, která určuje výstupní napětí. Výstupní napětí je filtrováno LC filtrem. Princip je znázorněn na obrázku 34.



Obrázek 34: Průběhy signálů PWM a výstupní napětí.

Regulace střídavého napětí v uzavřené smyčce již vyžaduje komplikovanější postup. Použití PI regulátoru pro regulaci výstupních veličin jednofázového střídače není vhodné vzhledem k nenulové regulační odchylce v ustáleném stavu. Použití rotujícího systému umožňuje dosáhnout nulové

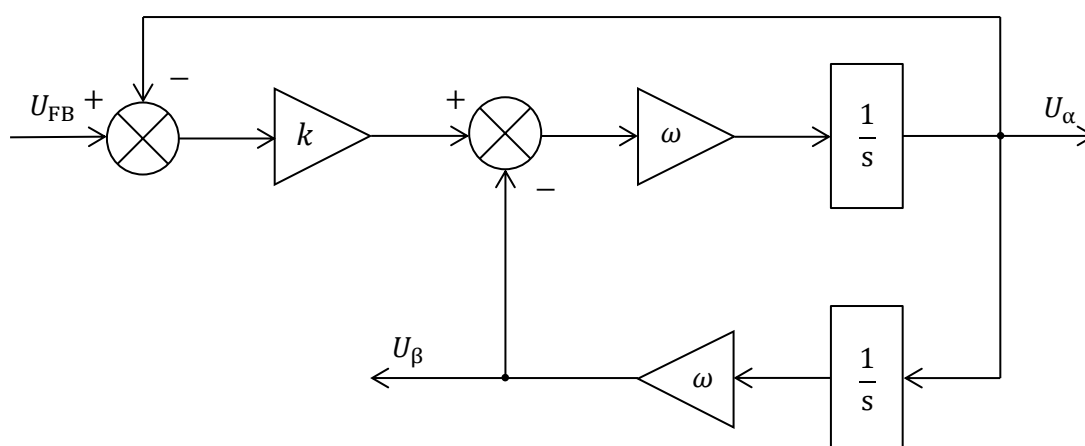
regulační odchylky v ustáleném stavu při použití jednoduchých PI regulátorů. K tomu je potřeba provést transformaci z $\alpha\beta$ do rotující soustavy dq. Jelikož je střídač jednofázový, musí být druhá fáze (β) pro transformaci vytvořena pomocí bloku OSG – generátoru ortogonálního signálu.

PI regulátory pro veličiny v systému dq také eliminují stejnosměrný offset výstupního střídavého napětí. [15]

5.1.1 Generátor ortogonálního signálu

Pro transformaci do rotujícího systému dq je nutné vytvořit z jedné fáze na výstupu střídače dva signály, které jsou ortogonální. K vytvoření takových signálů existuje několik postupů, pro výstupní harmonický signál lze použít Hilbertovu transformaci, generátor ortogonálního signálu, nebo ortogonální signály získat z výstupu Fourierovy transformace.

Zde je použita metoda s generátorem ortogonálního signálu, který je realizován pomocí zobecněného integrátoru druhého řádu – SOGI.



Obrázek 35: Generátor ortogonálních signálů.

Pro výstupy platí:

$$U_{\alpha} = \frac{\omega}{s} [(U_{FB} - U_{\alpha})k - U_{\beta}] \quad (5.1)$$

$$U_{\beta} = \frac{\omega}{s} U_{\alpha} \quad (5.2)$$

Přenosy:

$$F_{\alpha}(s) = \frac{U_{\alpha}(s)}{U_{FB}(s)} = \frac{k\omega s}{s^2 + k\omega s + \omega^2} \quad (5.3)$$

$$F_{\beta}(s) = \frac{U_{\beta}(s)}{U_{FB}(s)} = \frac{k\omega^2}{s^2 + k\omega s + \omega^2} \quad (5.4)$$

Přenos $F_{\alpha}(s)$ odpovídá derivačnímu členu se setrvačností druhého řádu. Přenos $F_{\beta}(s)$ odpovídá aperiodickému členu druhého řádu.

Odvození průběhů výstupních signálů OSG vychází z přenosů $F_\alpha(s)$, $F_\beta(s)$ a vstupního signálu ve tvaru:

$$U_{FB} = U_m \sin(\omega t + \varphi) \quad (5.5)$$

Laplaceův obraz tohoto signálu je dán vztahem:

$$U_{FB}(s) = U_m \frac{s \cdot \sin \varphi + \omega \cdot \cos \varphi}{s^2 + \omega^2} \quad (5.6)$$

Dále je uvažována fáze $\varphi = 0$. Přenos je vynásoben obrazem signálu U_{FB} a je provedena zpětná Laplaceova transformace.

$$\begin{aligned} u_\alpha(t) &= L_s^{-1} \left\{ \frac{k\omega s}{s^2 + k\omega s + \omega^2} \cdot U_m \frac{s \cdot \sin \varphi + \omega \cdot \cos \varphi}{s^2 + \omega^2} \right\} \\ &= U_m \left(\frac{e^{t(-\frac{\omega}{2}\sqrt{k^2-4}-\frac{k\omega}{2})} - e^{t(\frac{\omega}{2}\sqrt{k^2-4}-\frac{k\omega}{2})}}{\sqrt{k^2-4}} \right) + U_m \sin(\omega t) \end{aligned} \quad (5.7)$$

Pro další úpravu je uvažováno $k < 2$:

$$k < 2 \rightarrow (k^2 - 4) < 0 \rightarrow \sqrt{k^2 - 4} = j\sqrt{4 - k^2} = 2j \sqrt{1 - \left(\frac{k}{2}\right)^2} \quad (5.8)$$

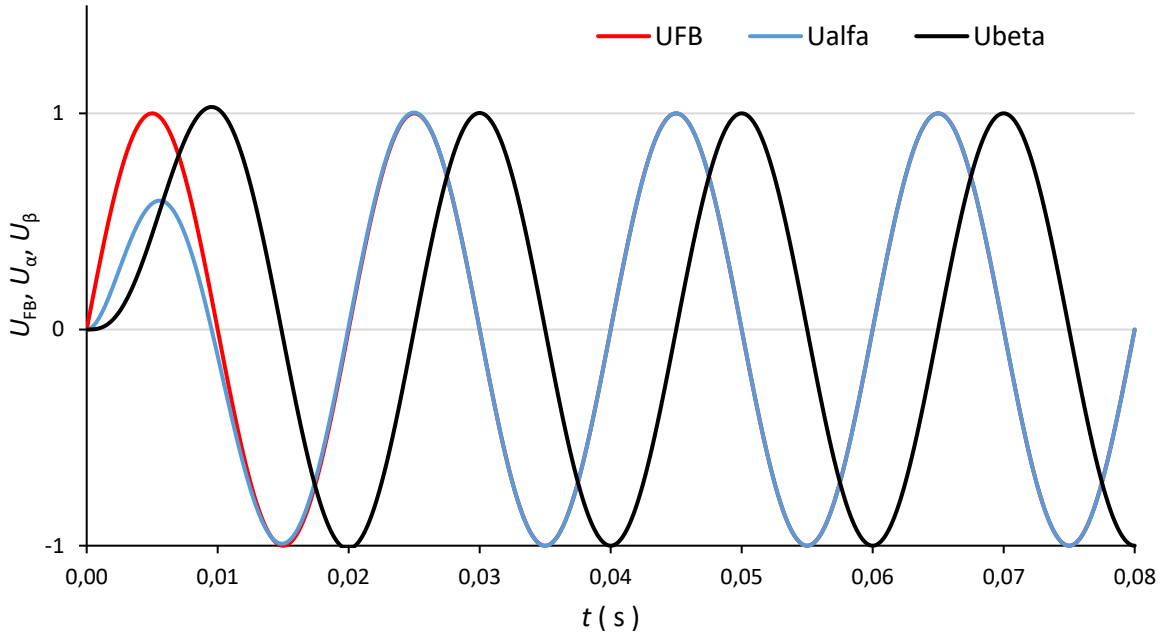
Dosazením tohoto vztahu do rovnice a úpravou je získán výstupní signál $u_\alpha(t)$:

$$\begin{aligned} u_\alpha(t) &= -\frac{U_m \cdot e^{-\frac{k\omega}{2}t}}{\sqrt{1 - \left(\frac{k}{2}\right)^2}} \cdot \frac{e^{\omega t 2j \sqrt{1 - \left(\frac{k}{2}\right)^2}} - e^{-\omega t 2j \sqrt{1 - \left(\frac{k}{2}\right)^2}}}{2j} + U_m \sin(\omega t) \\ &= -\frac{U_m}{\sqrt{1 - \left(\frac{k}{2}\right)^2}} \sin \left(\omega t \sqrt{1 - \left(\frac{k}{2}\right)^2} \right) \cdot e^{-\frac{k\omega}{2}t} + U_m \sin(\omega t) \end{aligned} \quad (5.9)$$

Analogickým postupem je pro signál $u_\beta(t)$ získán vztah:

$$u_\beta(t) = -\frac{U_m}{\sqrt{1 - \left(\frac{k}{2}\right)^2}} \cos \left(\omega t \sqrt{1 - \left(\frac{k}{2}\right)^2} \right) \cdot e^{-\frac{k\omega}{2}t} + U_m \cos(\omega t) \quad (5.10)$$

První člen ve vztazích 5.9 a 5.10 představuje složku, která popisuje přechodový děj. Druhý člen odpovídá výstupnímu signálu v ustáleném stavu.



Obrázek 36: Průběhy vstupního a výstupních signálu OSG získané simulací.

Pro diskretní výpočty integrací jsou použity standardní vztahy odvozené z integrace Lagrangeova interpolačního polynomu na ekvidistantní síti bodů. Velikost kroku integrace je T – perioda přerušení v němž krok integrace probíhá.

$$z = e^{sT} \rightarrow s = \frac{1}{T} \ln z \approx \frac{1}{T} \left(2 \frac{z-1}{z+1} \right) \quad (5.11)$$

Dosazením za Laplaceův operátor a úpravou jsou získány diskretní přenosy:

$$F_\alpha(z) = \frac{\frac{2k\omega T}{4 + 2k\omega T + T^2\omega^2} + \frac{-2k\omega T}{4 + k\omega 2T + T^2\omega^2} z^{-2}}{1 - z^{-1} \frac{8 - 2T^2\omega^2}{4 + k\omega 2T + T^2\omega^2} - z^{-2} \frac{k\omega 2T - T^2\omega^2 - 4}{4 + k\omega 2T + T^2\omega^2}} \quad (5.12)$$

$$= \frac{b_0 + b_2 z^{-2}}{1 - a_1 z^{-1} - a_2 z^{-2}}$$

$$u_\alpha[t] = u_{FB}[t]b_0 + u_{FB}[t-2]b_2 + u_\alpha[t-1]a_1 + u_\alpha[t-2]a_2 \quad (5.13)$$

$$F_\beta(z) = \frac{\frac{T^2 k \omega^2}{4 + k\omega 2T + T^2\omega^2} + \frac{2T^2 k \omega^2}{4 + k\omega 2T + T^2\omega^2} z^{-1} + \frac{T^2 k \omega^2}{4 + k\omega 2T + T^2\omega^2} z^{-2}}{1 - z^{-1} \frac{8 - 2T^2\omega^2}{4 + k\omega 2T + T^2\omega^2} - z^{-2} \frac{k\omega 2T - T^2\omega^2 - 4}{4 + k\omega 2T + T^2\omega^2}} \quad (5.14)$$

$$= \frac{b'_0 + b'_1 z^{-1} + b'_2 z^{-2}}{1 - a'_1 z^{-1} - a'_2 z^{-2}}$$

$$u_\beta[t] = u_{FB}[t]b'_0 + u_{FB}[t-1]b'_1 + u_{FB}[t-2]b'_2 + u_\beta[t-1]a'_1 + u_\beta[t-2]a'_2 \quad (5.15)$$

Koeficienty u obou přenosů závisí na nastavené výstupní frekvenci (f_{out}) a frekvenci přerušení (f_{isr}).

$$\omega = 2\pi f_{out} \quad (5.16)$$

$$T_{\text{isr}} = \frac{1}{f_{\text{isr}}} \quad (5.17)$$

5.2 Transformace do rotujícího systému

Pro transformaci ze systému $\alpha\beta$ do systému dq je použita Parkova transformace, v čase 0 splývá osa α s osou q . Výsledkem aplikace této transformace na vytvořený ortogonální systém jsou dva stejnosměrné signály.

$$u_d = \cos(\omega t) u_\alpha + \sin(\omega t) u_\beta \quad (5.18)$$

$$u_q = \sin(\omega t) u_\alpha - \cos(\omega t) u_\beta \quad (5.19)$$

Pro systém funkcí $\begin{pmatrix} U_m \cos(\omega t) \\ U_m \sin(\omega t) \end{pmatrix}$ je transformace provedena následovně:

$$\begin{aligned} \begin{pmatrix} u_d \\ u_q \end{pmatrix} &= \begin{pmatrix} \cos(\omega t) & \sin(\omega t) \\ \sin(\omega t) & -\cos(\omega t) \end{pmatrix} \begin{pmatrix} U_m \cos(\omega t) \\ U_m \sin(\omega t) \end{pmatrix} = \\ &= \begin{pmatrix} U_m \cdot (\cos^2(\omega t) + \sin^2(\omega t)) \\ U_m (\sin(\omega t) \cos(\omega t) - \cos(\omega t) \sin(\omega t)) \end{pmatrix} = \begin{pmatrix} U_m \\ 0 \end{pmatrix} \end{aligned} \quad (5.20)$$

Pro daný ortogonální systém jsou výsledkem transformace funkce u_d a u_q , jejichž hodnoty v uvedeném pořadí odpovídají amplitudě původních funkcí v systému $\alpha\beta$ a nule.

Pro zpětnou transformaci platí:

$$u_\alpha = \cos(\omega t) u_d - \sin(\omega t) u_q \quad (5.21)$$

$$u_\beta = \sin(\omega t) u_d + \cos(\omega t) u_q \quad (5.22)$$

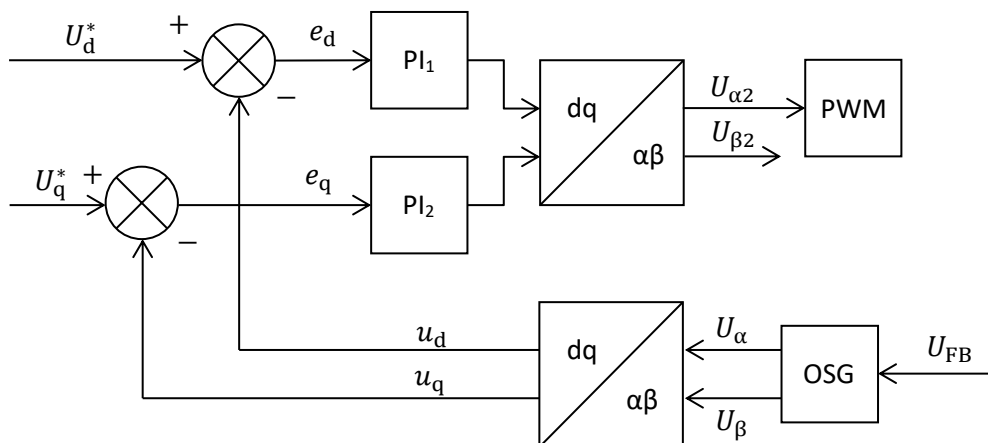
PI regulátor

$$u(t) = K_r e(t) + \frac{K_I}{T_{\text{isr}}} \int e(t) dt \quad (5.23)$$

5.3 Celková regulační struktura

Žádaná hodnota napětí U_d^* je amplituda výstupního napětí a žádaná hodnota U_q^* je nula. Napětí $U_{\alpha 2}$ určuje aktuální střední hodnotu pro PWM modulátor. Použitá modulační frekvence je 20 kHz. Před nastavením nové střídý je provedena kontrola, která zabrání nastavení příliš velké nebo malé střídý. Pro příliš velkou střídý by nedošlo k vypnutí tranzistoru, a naopak při příliš malé střídý by se tranzistor neotevřel. Jsou tak sníženy spínací ztráty. Regulační struktura je implementována pomocí mikrokontroleru v jazyce C.

Ze systému $\alpha\beta$ vzniklého zpětnou Parkovou transformací je využita pouze složka $U_{\alpha 2}$, proto není složka $U_{\beta 2}$ počítána. Za určitých podmínek je možné tuto složku použít jako vstup pro Parkovu transformaci proudu. [17]

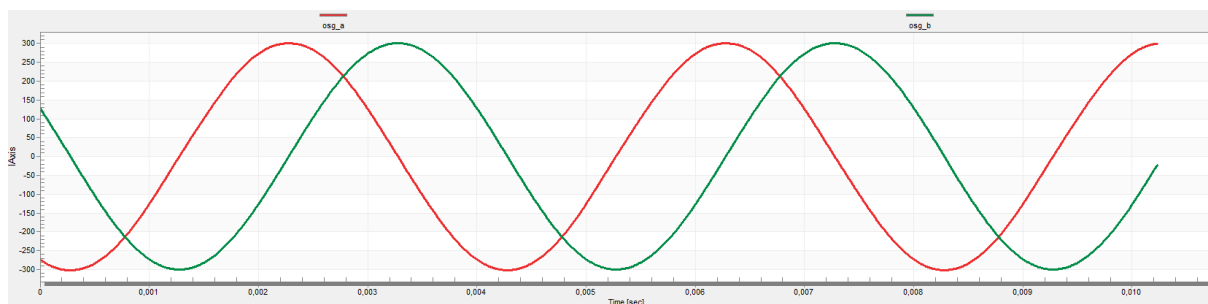


Obrázek 37: Struktura regulace v rotujícím systému.

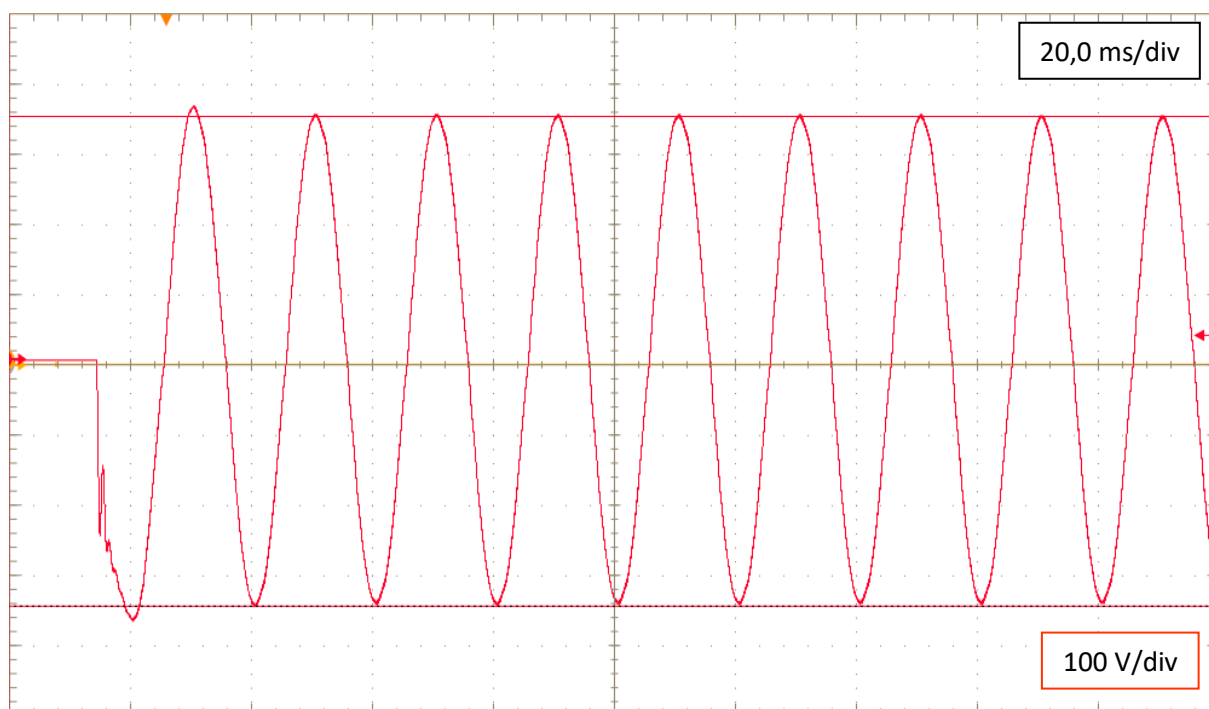
Regulátory PI_1 a PI_2 mají nastaveny stejné hodnoty proporcionálního a integračního zesílení. Nastavení vychází z přechodového děje v dq systému.

$$K_p = 0,0025 \quad (5.24)$$

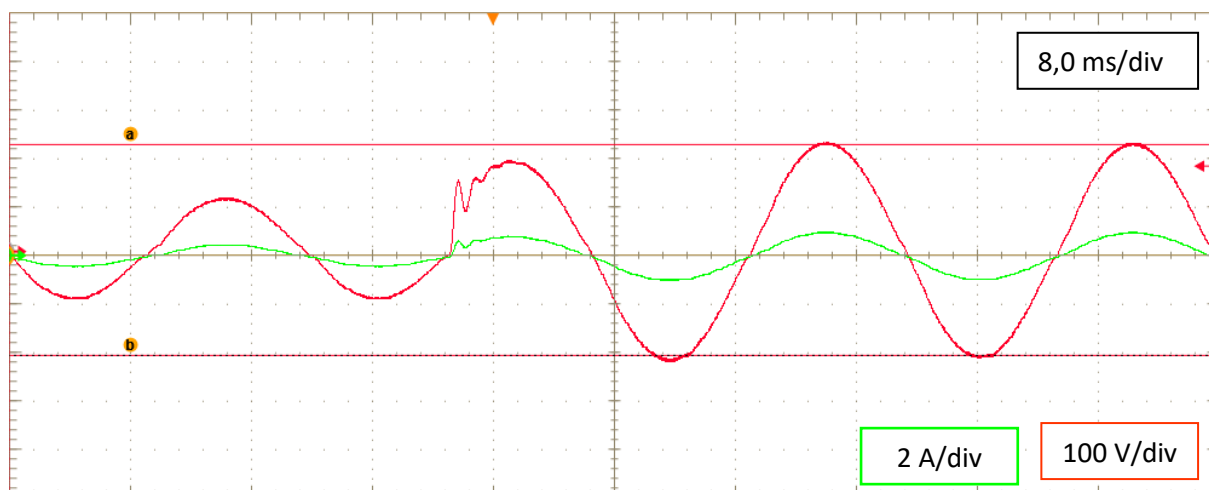
$$K_I = 0,00001227 \quad (5.25)$$



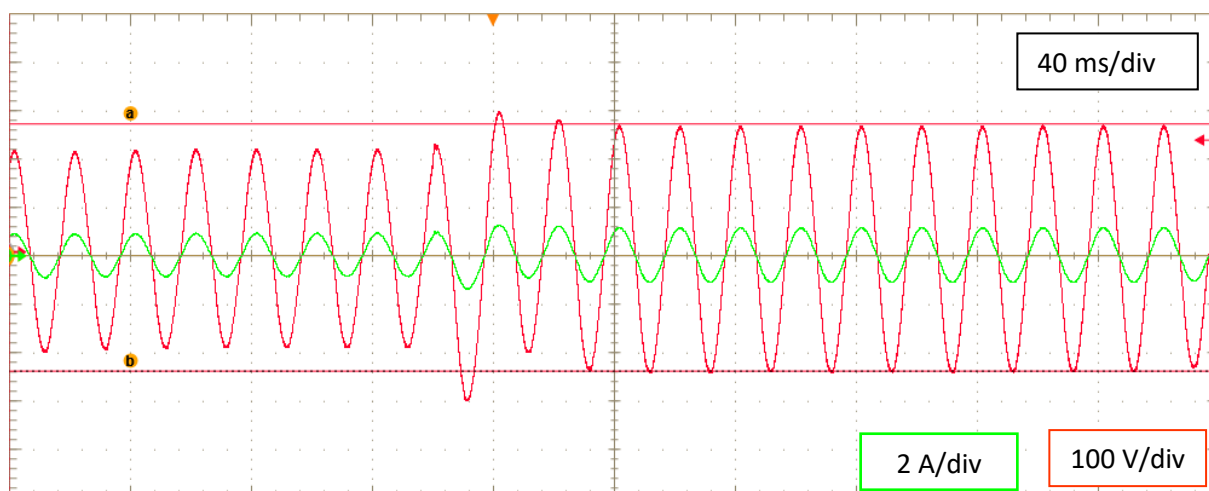
Obrázek 38: Průběhy napětí v systému dq (výstup z OSG).



Obrázek 39: Průběh výstupního napětí při změně žádané hodnoty z 0 na 350 V (amplituda, 50 Hz).

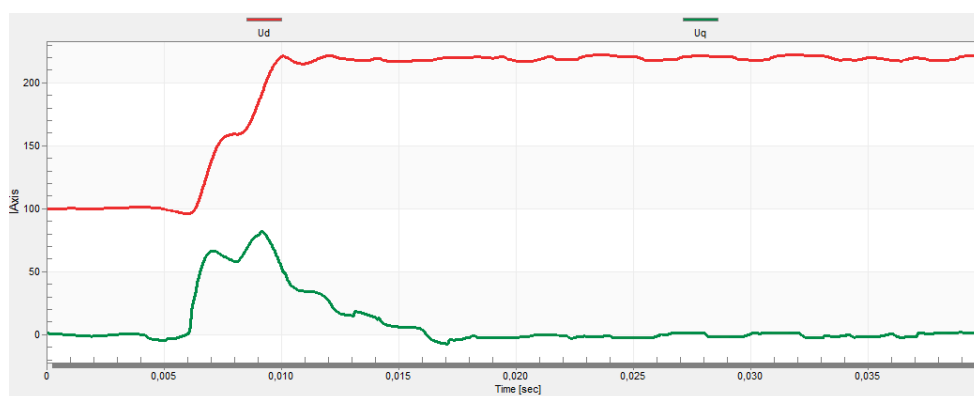


Obrázek 40: Průběhy napětí (červená) a proudu (zelená) při změně žádané hodnoty amplitudy z 100 V na 220 V.

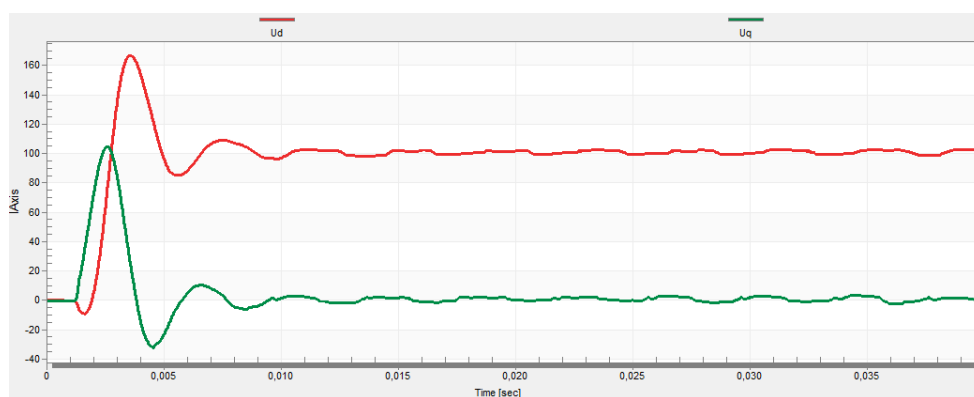


Obrázek 41: Průběhy napětí (červená) a proudu (zelená) při změně žádané hodnoty amplitudy z 220 V na 275 V.

Přechodové děje při skokových změnách žádané hodnoty se liší podle toho, v jakou chvíli nastane změna žádané hodnoty z hlediska okamžité hodnoty. Pokud je okamžitá hodnota napětí relativně nízká je děj bez překmitu. Pro vyšší okamžitou hodnotu nastává překmit. Oba případy jsou také závislé na nastavené amplitudě.

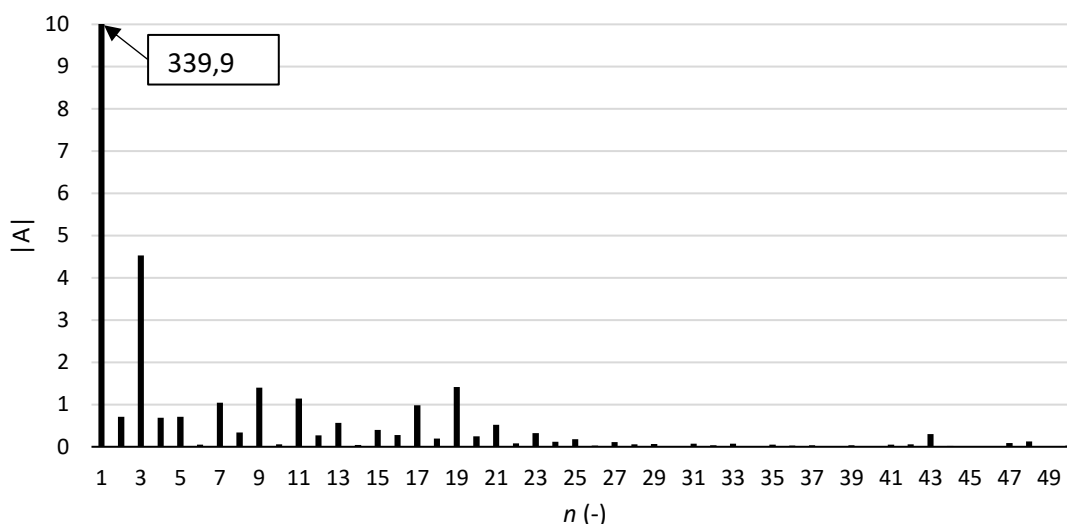


Obrázek 42: Přechodový děj v dq systému při změně žádané hodnoty amplitudy ze 100 na 220 V.

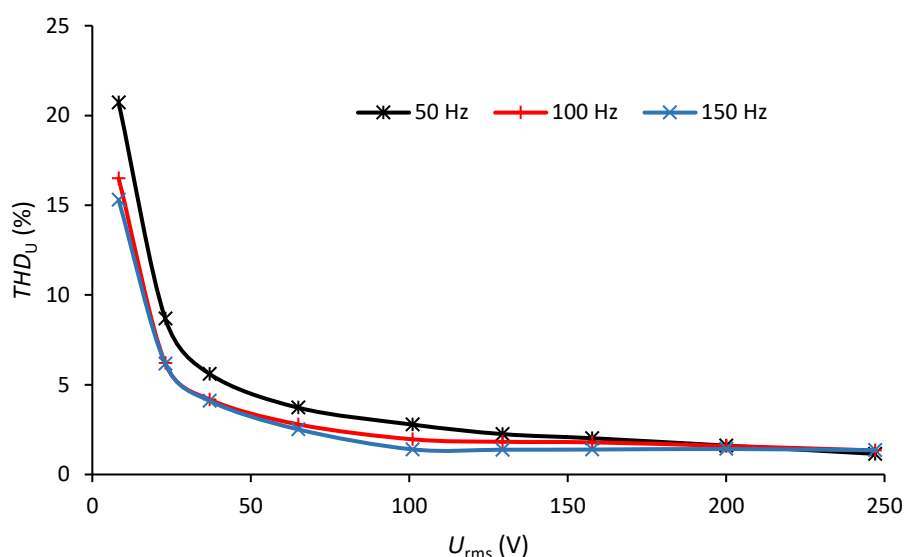


Obrázek 43: Přechodový děj v dq systému při změně žádané hodnoty amplitudy z 0 na 100 V.

Měření celkového harmonického zkreslení a spektra je provedeno přístrojem Tektronix PA1000 Power Analyzer.



Obrázek 44: Diskrétní amplitudové spektrum výstupního napětí při nastavené hodnotě 240 V RMS.



Obrázek 45: Závislost THD_U na efektivní hodnotě napětí pro výstupní frekvenci 50, 100 a 150 Hz.

Vysoká hodnota celkového harmonického zkreslení pro nízké hodnoty napětí na obrázku 42 je způsobena vlivem zkreslení při průchodu nulou. Zkreslení se začíná výrazně zvyšovat pro efektivní hodnoty napětí menší, než 50 V. Pro nízká napětí je v okolí průchodu nulou velmi nízká střída, která odpovídá příliš malé době sepnutí. Proto v okolí nuly nastávají úseky, kdy nedochází ke spínání.

5.4 Regulace stejnosměrného napětí

Přepínáním vektoru pro nulové výstupní napětí a kladné výstupní napětí je na výstupu modulována stejnosměrná hodnota. Tranzistor T_4 je trvale vypnut. Tranzistor T_3 je trvale zapnut. Pro kladné napětí je zapnut tranzistor T_1 a vypnut tranzistor T_2 a pro nulové napětí je zapnut tranzistor T_2 a vypnut tranzistor T_1 . Analogicky je možné na výstupu regulovat zápornou hodnotu napětí.

Pro regulaci stejnosměrného napětí je použita uzavřená smyčka s jedním PI regulátorem. Struktura je zobrazena na obrázku 46. Samotný regulátor je implementován standardním způsobem, kdy jsou sečteny integrační a proporcionální členy.

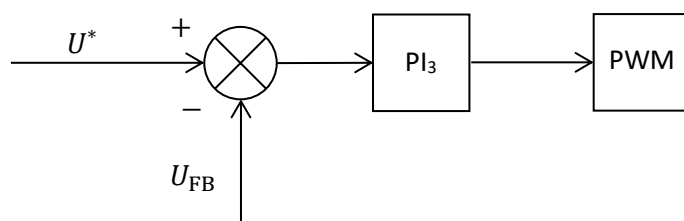
$$u[t + 1] = K_p e[t] + \frac{K_I}{T_I} \sum_0^k e_i \quad (5.26)$$

Aby nepokračovala integrace v případě, kdy není možné regulační odchylku z pohledu regulátoru odstranit, je maximální hodnota sumy omezena. Tímto postupem zvaným anti-windup je také zabráněno velkým překmitům v důsledku velké změny žádané hodnoty. Také je omezena velikost výstupu regulátoru.

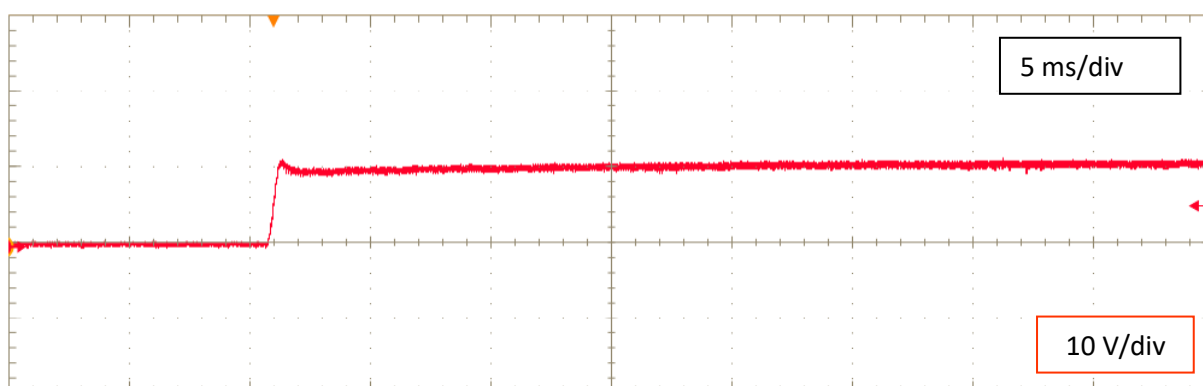
Nastavení regulátoru bylo provedeno experimentálně. Nejprve byla nastavena hodnota K_I na 0 a následně byla postupně zvyšována hodnota K_p . Pozorován byl průběh při skokové změně napětí z 0 na 425 V. Následně byla nastavena hodnota K_I . Přechodový děj byl následně zkontrolován pro různé skokové změny žádané hodnoty a různé hodnoty odporu zátěže. Nakonec bylo k omezení překmitu použito omezení na výstupu regulátoru.

$$K_p = 0,0003211 \quad (5.27)$$

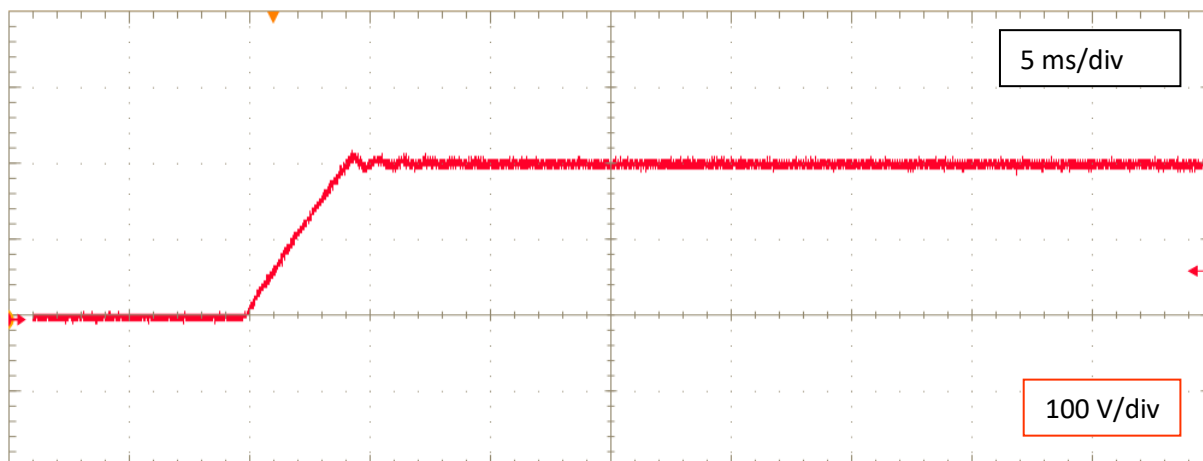
$$K_I = 0,00001748 \quad (5.28)$$



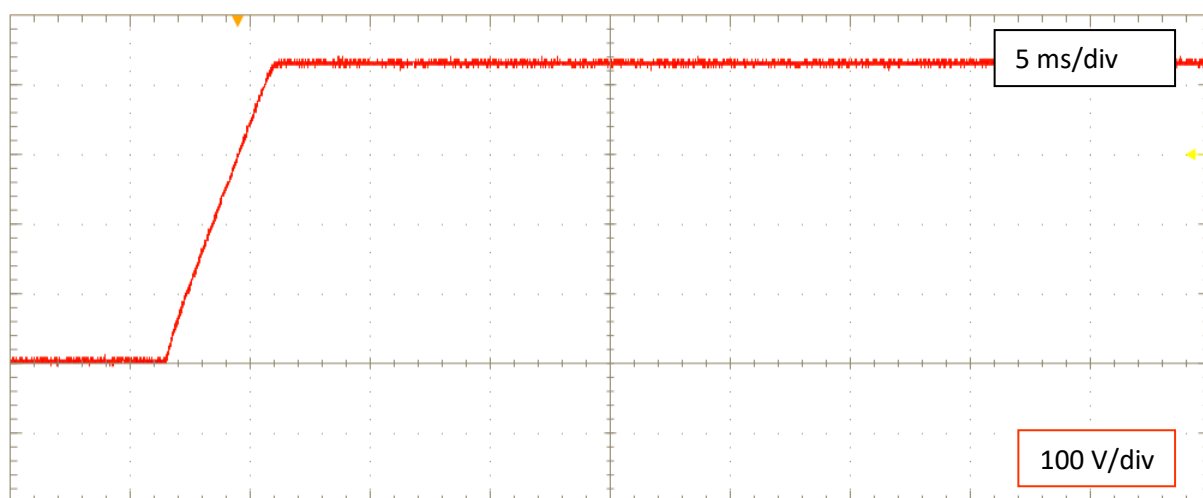
Obrázek 46: Struktura regulace stejnosměrného napětí.



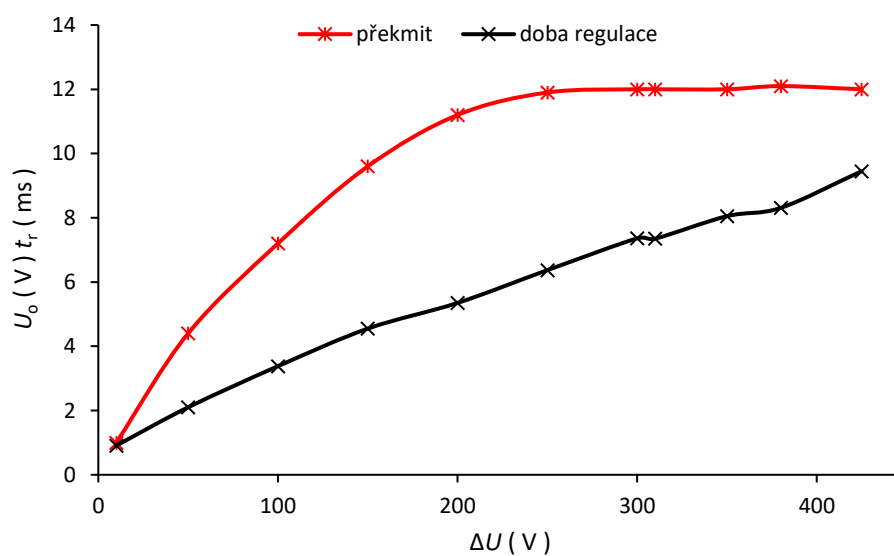
Obrázek 47: Průběh výstupního napětí při skokové změně žádané hodnoty na 10 V.



Obrázek 48: Průběh výstupního napětí při skokové změně žádané hodnoty na 200 V.



Obrázek 49: Průběh výstupního napětí při skokové změně žádané hodnoty na 425 V.



Obrázek 50: Závislost překmitu a doby regulace na velikosti změny žádané hodnoty.

6 Proudová pojistka

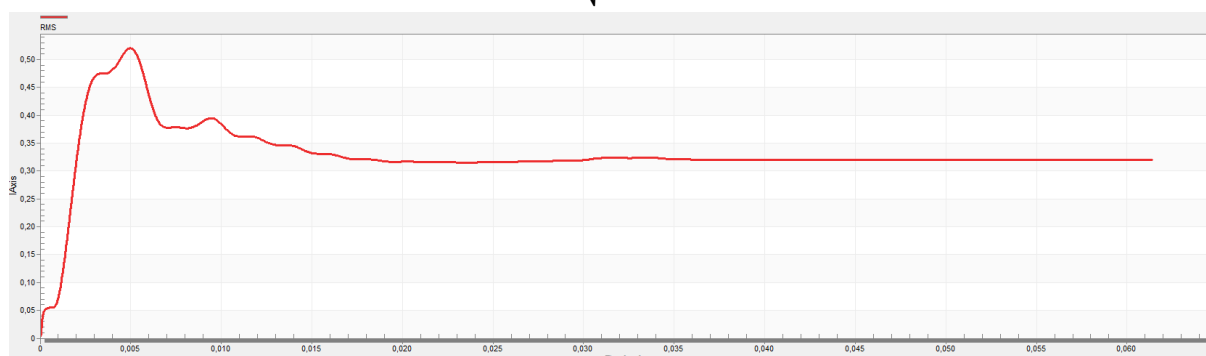
Navržený střídač umožňuje nastavení omezení výstupního proudu. Nastavitelná je maximální efektivní hodnota a maximální špičkový proud, který může protékat zátěží po nastavenou dobu. Výstupní proud je měřen pomocí snímače LEM CKSR 6. Maximální efektivní měřitelná hodnota proudu je pro tento snímač 6 A.

Výpočet efektivní hodnoty vychází z obecného vzorce.

$$I_{\text{RMS}} = \sqrt{\frac{1}{T} \int_0^T i^2(t) d\omega t} \quad (6.1)$$

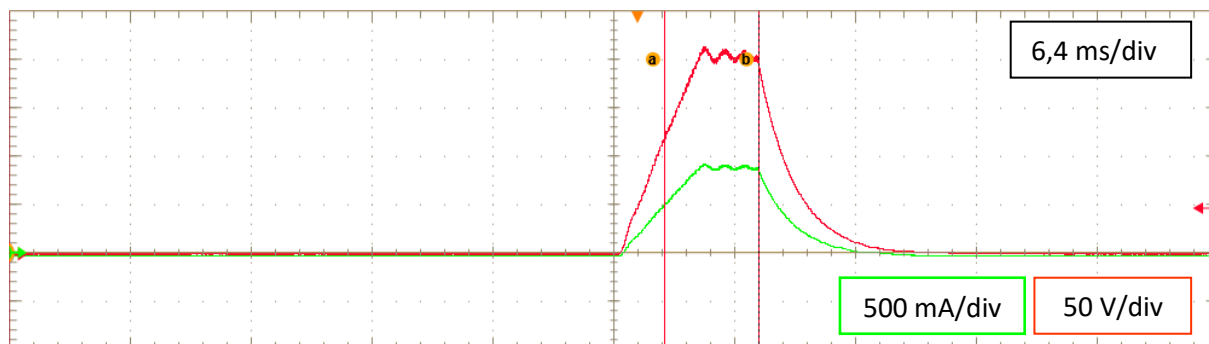
Diskrétní implementace počítá druhou mocninu efektivní hodnoty, která je porovnávána s druhou mocninou zadané hodnoty. Integrál je vypočten jako součet naměřených proudů. Délka periody je pro dělení nahrazena počtem vzorků.

$$I_{\text{RMS}} = \sqrt{\frac{1}{k+1} \sum_{i=0}^k i_i^2} \quad (6.2)$$

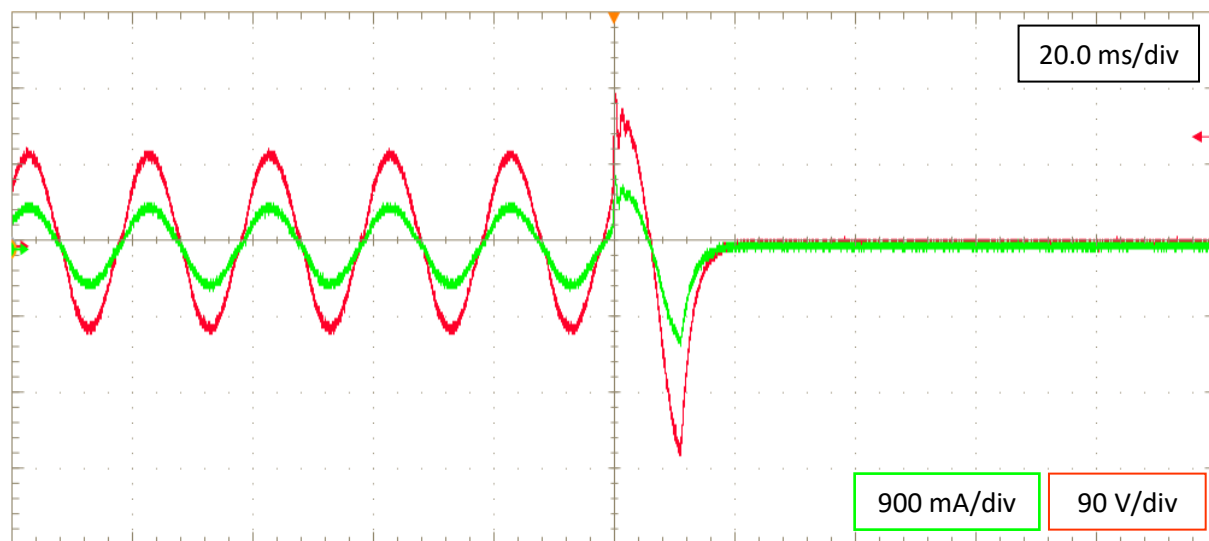


Obrázek 51: Měřená efektivní hodnota proudu při zapnutí.

Princip vytvořené proudové pojistky spočívá v periodickém kontrolování výstupního proudu s periodou 50 μs . V případě překročení maximální nastavené efektivní hodnoty proudu nastává vypnutí výstupu v rámci přerušení, ve kterém je tato hodnota poprvé naměřena. V případě špičkového proudu se při naměřené vyšší, než maximální povolené hodnotě proudu inkrementuje hodnota proměnné a tím se odměřuje doba trvání. V případě vypnutí výstupu je zapnut piezoelektrický bzučák na řídicí DPS. Pro opětovné zapnutí je určeno tlačítko na ovládacím panelu, kterým se zapíná a vypíná výstup.



Obrázek 52: Vypnutí výstupu při překročení špičkového proudu při zapnutí (nastavená doba je 5 ms, špičkový proud 0,5 A).



Obrázek 53: Vypnutí výstupu při překročení RMS hodnoty proudu po změně zátěže.

7 Zhodnocení dosažených výsledků

7.1.1 DC-DC měnič

Stejnoseměrný měnič je schopen udržovat konstantní hodnotu napětí v meziobvodu i při přechodových dějích na výstupu střídače.

7.1.2 Střídač – regulace stejnosměrného napětí

Závislost překmitu na žádané hodnotě a uvedené přechodové děje ukazují, že regulátor pracuje v určité oblasti s omezením. Je tak zabráněno překmitu. K tomuto účelu by mohla pro případ zapnutí být použita naprogramovaná rampa, která by ale nezajistila eliminaci překmitu při změně zátěže.

7.1.3 Střídač – regulace střídavého napětí

V ustáleném stavu odpovídá výstupní napětí žádané hodnotě. Průběhy napětí při přechodových dějích nejsou ideální. Regulace proudu není prováděná, protože je proud určen zátěží – může být neharmonický a fázově posunutý oproti napětí. Regulace proudu by vyžadovala měření fázového rozdílu pro určení úhlu k transformaci do dq systému. Měření fázového rozdílu by pro neharmonický proud bylo nespolehlivé. Výhodou navržené regulační struktury je poměrně snadná synchronizace. Zjevným nedostatkem regulační struktury je doba ustálení. Ta je poměrně dlouhá vzhledem k použití generátoru ortogonálního signálu. Důsledkem jsou problémy při napájení nelineární zátěže.

7.1.4 Střídač – řízení v otevřené smyčce

V rámci vytvořené softwarové výbavy je možné nastavit řízení v otevřené smyčce. Nastavená hodnota napětí je normována do rozsahu 0 až 1. Normovanou hodnotou jsou násobeny vzorky referenční sinusovky, které jsou zároveň žádanou hodnotou.

7.1.5 Proudová pojistka

Proudová pojistka funguje při měřeních konzistentně. Doba vypnutí výstupu se pohybuje přibližně od 0 do periody přerušení v němž je prováděná regulace a kontrolován proud.

7.1.6 Konstrukce

Střídač i stejnosměrné měniče jsou zkonstruovány v podobě prototypů. Finální měniče jsou určeny k použití v rámci přístroje, který bude obsahovat další, v době psaní této práce, nedokončené součásti. Konkrétně se jedná o PFC zdroj, komunikační kartu pro sběrnici GPIB a napájecí zdroj pro řídicí části a aktivní chlazení.

8 Závěr

Dle zadání byly v první části této diplomové práce popsány topologie výkonových stupňů jednofázových střídačů. Zvoleny byly napěťové střídače, popsána zapojení zahrnují polomůstkové zapojení, můstkové zapojení, kaskádní můstkové zapojení, zapojení s plovoucími kondenzátory a upínacími diodami. Poslední topologie, která je také realizována, je popsána důkladněji.

Dále je uveden postup při návrhu realizovaného prototypu zařízení, které je sestaveno ze dvou DC-DC měničů a střídače. Stejnosměrné měniče jsou použity pro napájení meziobvodu. Výhodou tohoto uspořádání je jejich nezávislá regulace, která umožňuje efektivní provoz v případě, kdy je na výstupu střídače stejnosměrné napětí.

DC-DC měnič je navržen pro maximální výstupní proud 5 A a výstupní napětí 430 V. Navržený transformátor je využit v rámci rezonančního obvodu a zároveň zajišťuje galvanické oddělení. Funkčnost měniče byla vyzkoušena, vybrané průběhy jsou v rámci práce uvedeny.

V další části návrhu je popsán jednofázový střídač s topologií TNPC. Výkonová část je stejně jakou u DC-DC měničů vytvořena na DPS.

Pro sestrojený střídač byla navržena regulační struktura. Regulace umožňuje nastavení střídavého i stejnosměrného výstupního napětí. K regulaci byl použit mikrokontroler Nuvoton M483KGCAE2A. K ovládaní střídače byl vytvořen ovládací panel s LCD displejem. Ověření vlastností je zdokumentováno příloženými snímky z osciloskopu.

Dle zadání je také navržena proudová pojistka, která umožňuje vypnutí střídače v případě překročení nastaveného proudu.

Základní vlastnosti vytvořeného přístroje byly ověřeny. Fotodokumentace a výkresy jsou uvedeny v přílohách.

V této diplomové práci je rozveden pouze základní princip regulace střídače. V rámci dalšího rozvoje tématu by bylo vhodné věnovat pozornost regulačním strukturám, které obsahují regulaci proudu, výkonu a obsahu vyšších harmonických složek. Další pozornost by také měla být věnována spínacím prvkům s větší šířkou zakázaného pásma, které by umožnily výrazné zvýšení modulační frekvence.

Seznam použité literatury

- [1] *Renewable energy in Europe* [online]. Brussels: European Commission – Department: Energy, 2020, 18 March, 3 [cit. 2021-12-01]. Dostupné z: https://ec.europa.eu/info/sites/info/files/energy_climate_change_environment/events/documents/in_focus_renewable_energy_in_europe_en.pdf
- [2] GURPINAR, Emre a Alberto CASTELLAZZI. Single-Phase T-Type Inverter Performance Benchmark Using Si IGBTs, SiC MOSFETs and GaN HEMTs. In: *IEEE Transactions on Power Electronics*. s. 1-1. ISSN 0885-8993. Dostupné z: doi:10.1109/TPEL.2015.2506400
- [3] TEODORESCU, Remus, Marco LISERRE a Pedro RODRÍGUEZ. *Grid Converters for Photovoltaic and Wind Power Systems*. 1. WILEY, 2011. ISBN 9780470057513.
- [4] *STB20NM60D: N-channel 600V - 0.25Ω - 20A - TO-247 - TO-220/FP - D2/I2PAK MDmesh™ Power MOSFET* [online]. In: . August 2007, s. 18 [cit. 2021-4-26]. Dostupné z: <https://www.st.com/resource/en/datasheet/stp20nm60.pdf>
- [5] *Silicon Carbide Schottky Diode: FFSPF0665A* [online]. In: . November 2020, s. 7 [cit. 2021-4-26]. Dostupné z: <https://www.onsemi.com/pdf/datasheet/ffspf0665a-d.pdf>
- [6] DUERBAUM, T. First harmonic approximation including design constraints. In: *INTELEC - Twentieth International Telecommunications Energy Conference (Cat. No.98CH36263)*. IEEE, 1999, s. 321-328. ISBN 0-7803-5069-3. Dostupné z: doi:10.1109/INTLEC.1998.793519
- [7] *R75, Single Metallized Polypropylene Film, Radial, DC and Pulse Applications (Automotive Grade): Polypropylene Pulse/High Frequency Capacitors* [online]. In: . 3. 2021, s. 34 [cit. 2021-4-26]. Dostupné z: https://content.kemet.com/datasheets/KEM_F3106_R75.pdf
- [8] BROWN, Marty. *Power Supply Cookbook*. 2. London, England: Newnes, 2001. ISBN 9780750673297.
- [9] EPCOS AG. *Ferrites and accessories: E 65/32/27 Core and accessories* [online]. April 2018, 9 [cit. 2021-4-26]. Dostupné z: https://www.tdk-electronics.tdk.com/inf/80/db/fer/e_65_32_27.pdf
- [10] M. SHARKH, Suleiman, Mohammad A. ABU-SARA, Georgios I. ORFANOUDAKIS a Babar HUSSAIN. *Power Electronic Converters for Microgrids*. 1. Wiley-IEEE Press, 2014. ISBN 978-0-470-82403-0.
- [11] *NGTB15N120FL2WG: IGBT - Field Stop II* [online]. 2019, 11 [cit. 2021-04-18]. Dostupné z: <https://www.onsemi.com/pdf/datasheet/ngtb15n120fl2w-d.pdf>
- [12] *Current Mode Resonant Controller, with Integrated High-Voltage Drivers, High Performance: NCP1399 Series* [online]. 2019, 46 [cit. 2021-04-18]. Dostupné z: <https://www.onsemi.com/pdf/datasheet/ncp1399-d.pdf>
- [13] *ACPL-332J: 2.5 Amp Output Current IGBT Gate Driver Optocoupler with Integrated (VCE) Desaturation Detection, UVLO Fault Status Feedback and Active Miller Clamping* [online]. 2015, , 23 [cit. 2021-04-18]. Dostupné z: <https://docs.broadcom.com/doc/AV02-0120EN>
- [14] *Koshin Aluminum Electrolytic Capacitors catalogue*. [online]. In: . s. 226 [cit. 2021-4-26]. Dostupné z: <http://www.vek-online.de/files/4188/upload/Koshin%20Aluminum%20Electrolytic%20Capacitors%20catalogue%202018-2020.pdf>
- [15] DONG, Dong, Timothy THACKER, Rolando BURGOS, Fei WANG a Dushan BOROEYEVICH. On Zero Steady-State Error Voltage Control of Single-Phase PWM Inverters With Different Load Types.

In: *IEEE Transactions on Power Electronics*. 2011, s. 3285-3297. ISSN 0885-8993. Dostupné z: doi:10.1109/TPEL.2011.2157361

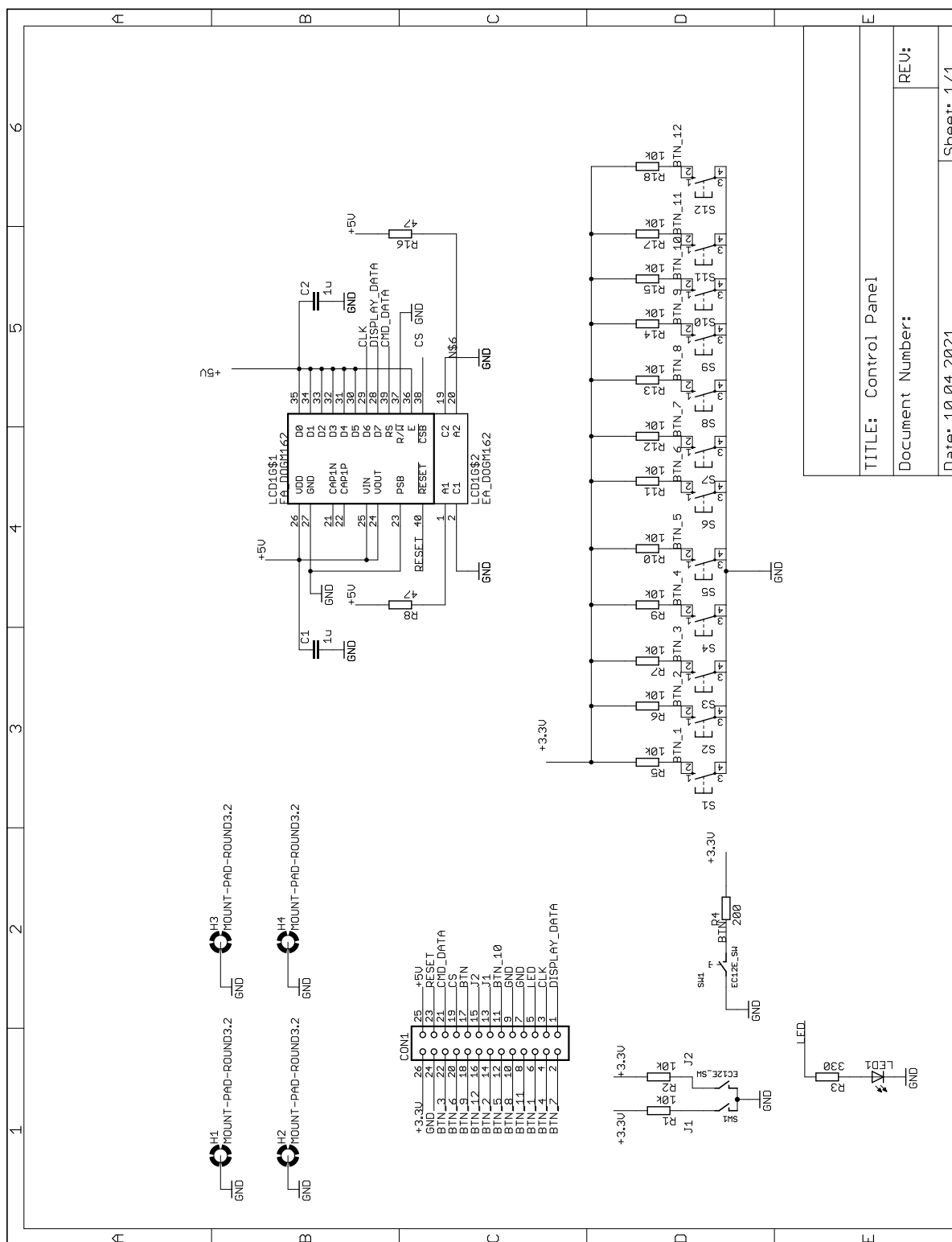
[16] *NuMicro® Family M480 Series Datasheet: Arm® Cortex® -M 32-bit Microcontroller* [online]. Dec 08, 2020, 523 [cit. 2021-4-28]. Dostupné z: https://www.nuvoton.com/export/resource-files/DS_M480_Series_EN_Rev3.02.pdf

[17] RUFER, A., B. BAHRANI, S. KENZELMANN a L. LOPES. Vector control of single-phase voltage source converters based on Fictive Axis Emulation. In: *2009 IEEE Energy Conversion Congress and Exposition*. IEEE, 2009, 2009, s. 2689-2695. ISBN 978-1-4244-2893-9. Dostupné z: doi:10.1109/ECCE.2009.5316133

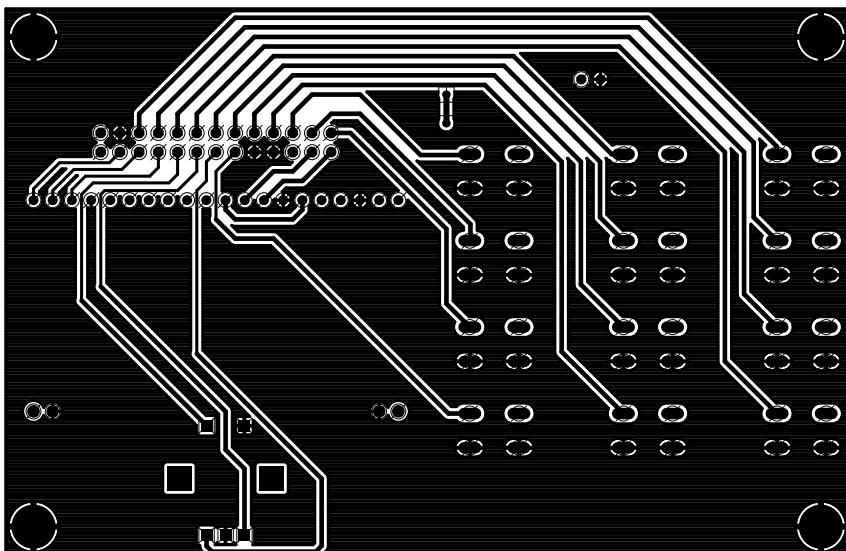
Seznam příloh

I.	Dokumentace k ovládacímu panelu	58
II.	Dokumentace k řídicí DPS	61
III.	Dokumentace k výkonové DPS střídače	67
IV.	Schéma budiče pro IGBT tranzistory	70
V.	Schéma budičů pro MOSFET tranzistory	71
VI.	Fotodokumentace DC-DC měniče	72
VII.	Dokumentace řídicí části DC-DC měniče	73
VIII.	Fotodokumentace meziobvodu	74

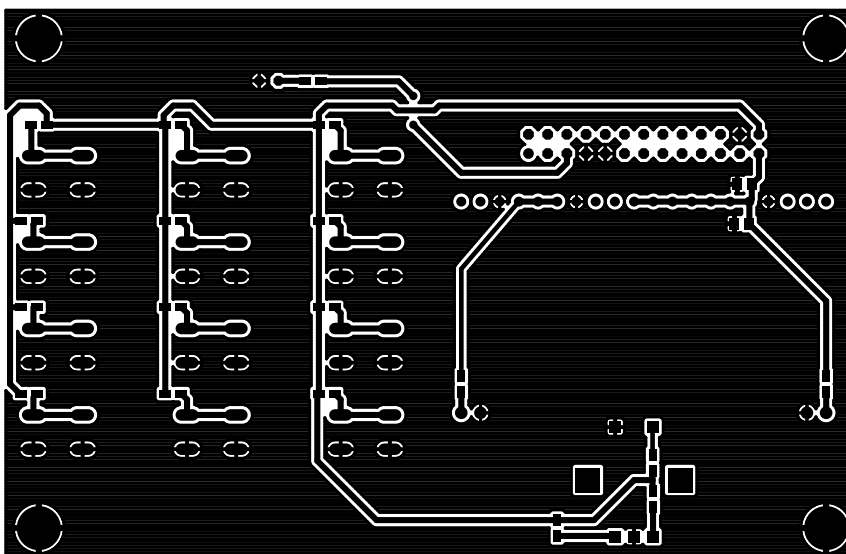
I. Dokumentace k ovládacímu panelu



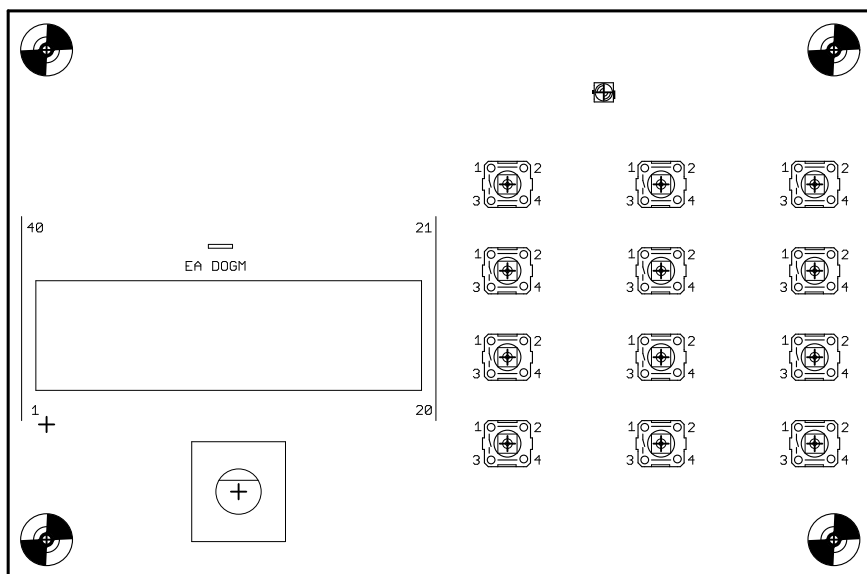
Obrázek I.1: Schéma ovládacího panelu.



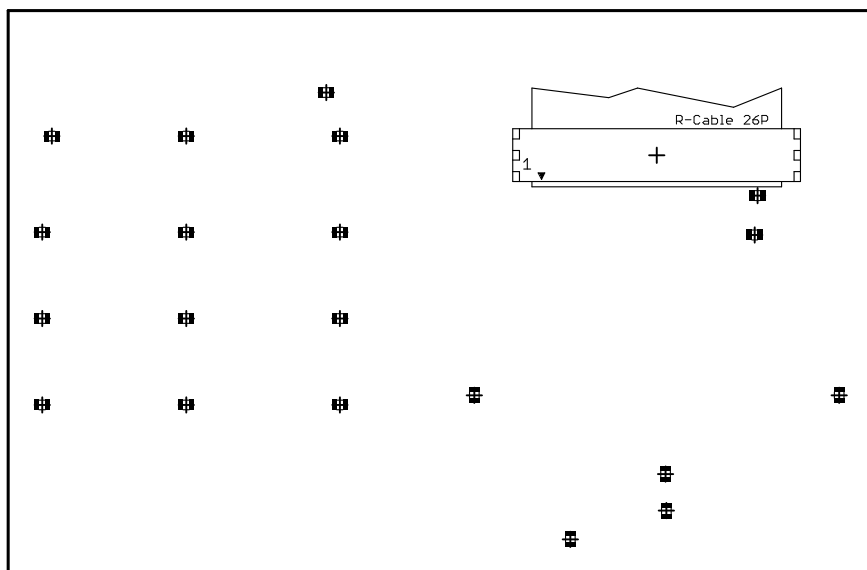
Obrázek I.2: Ovládací panel vrstva top.



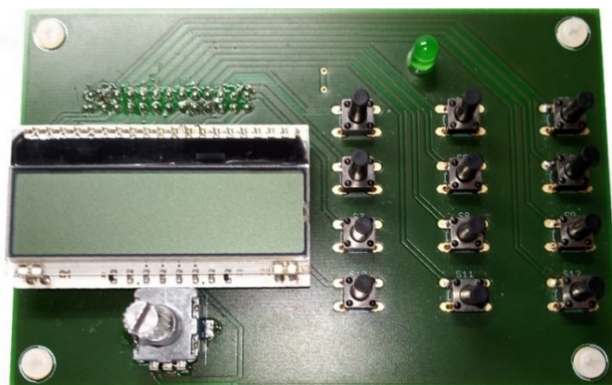
Obrázek: I.3: Ovládací panel vrstva bottom.



Obrázek I.4: Ovládací panel – osazení shora.

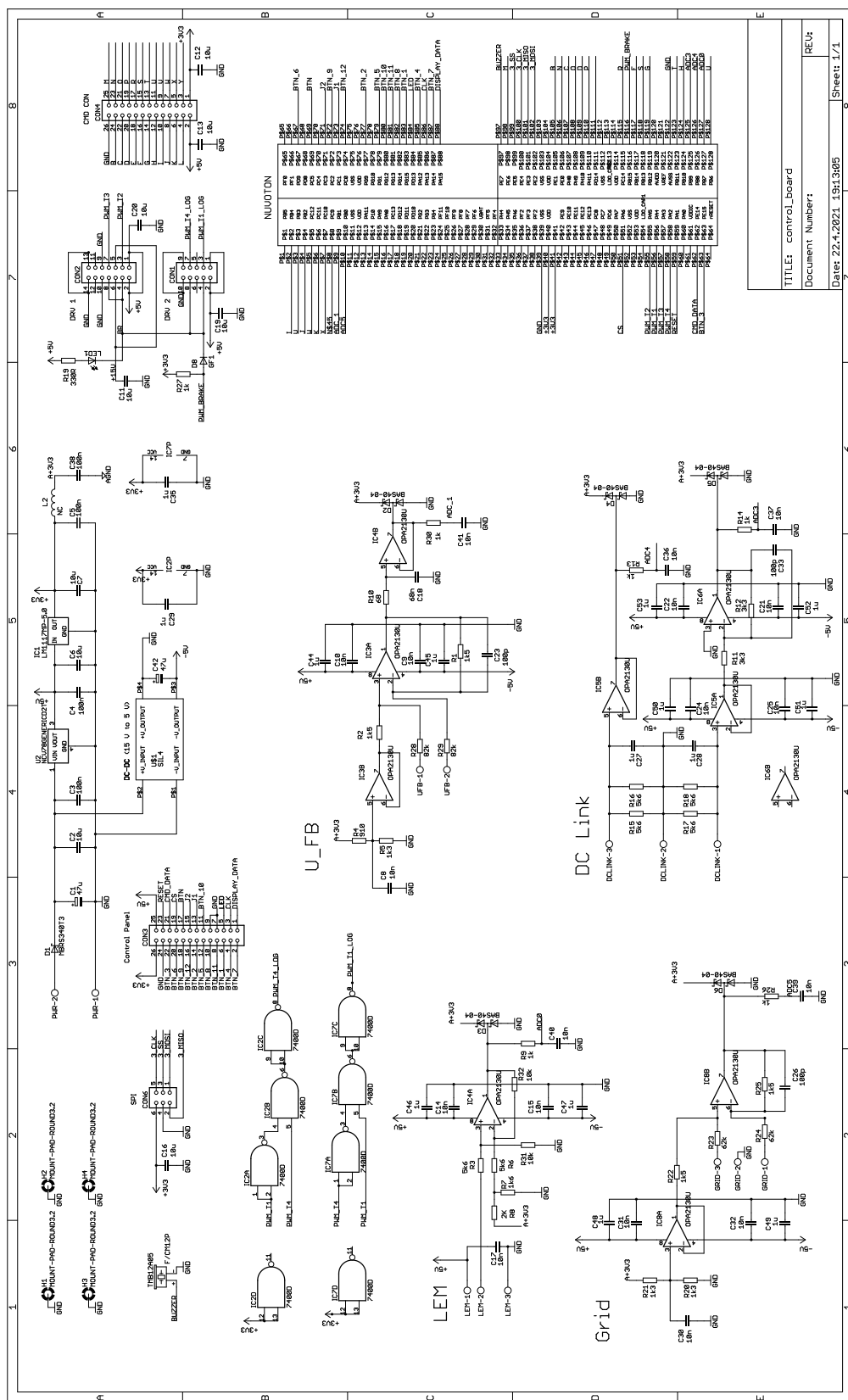


Obrázek I.5: Ovládací panel – osazení zdola.

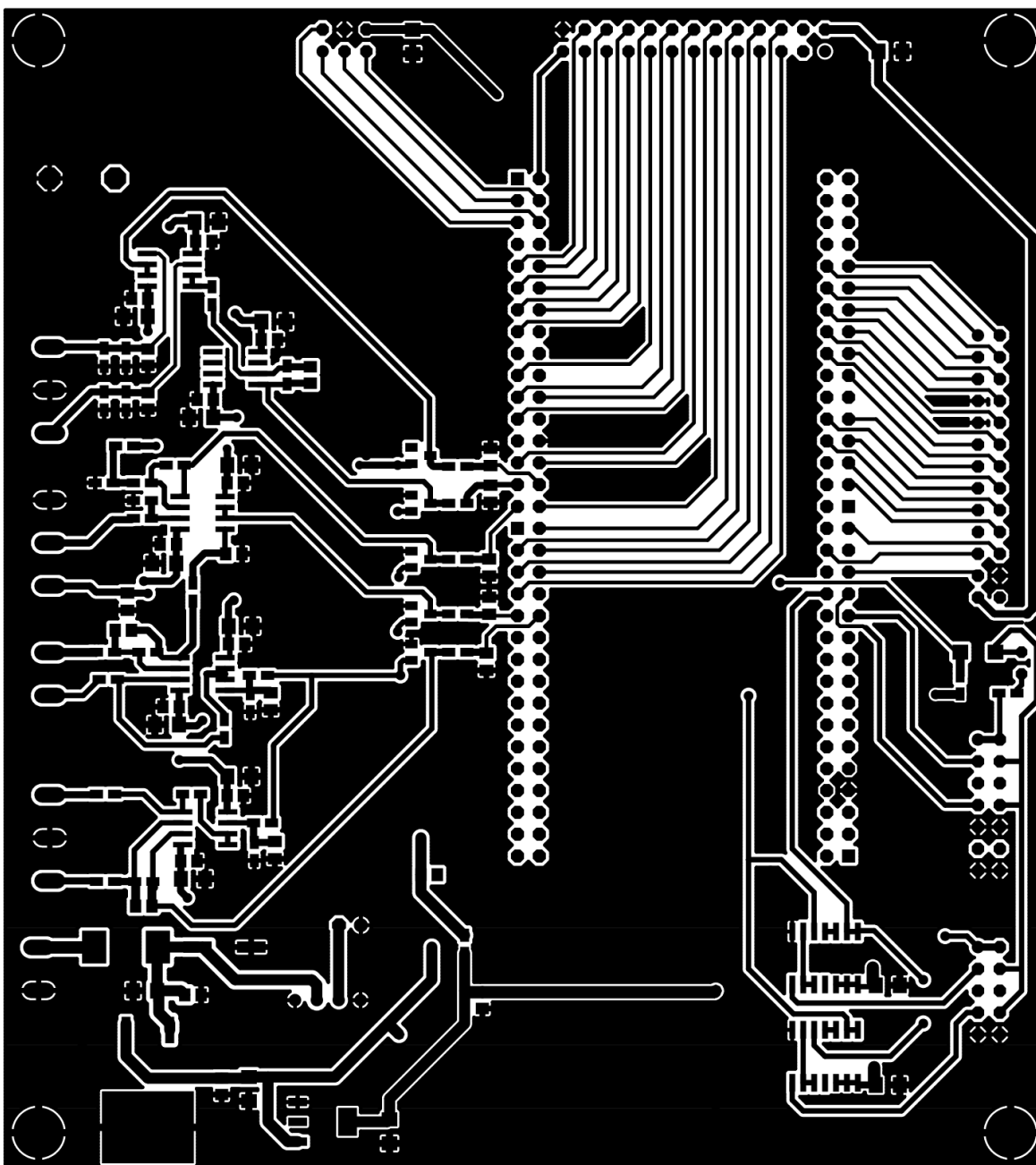


Obrázek I.6: Fotka vytvořeného ovládacího panelu.

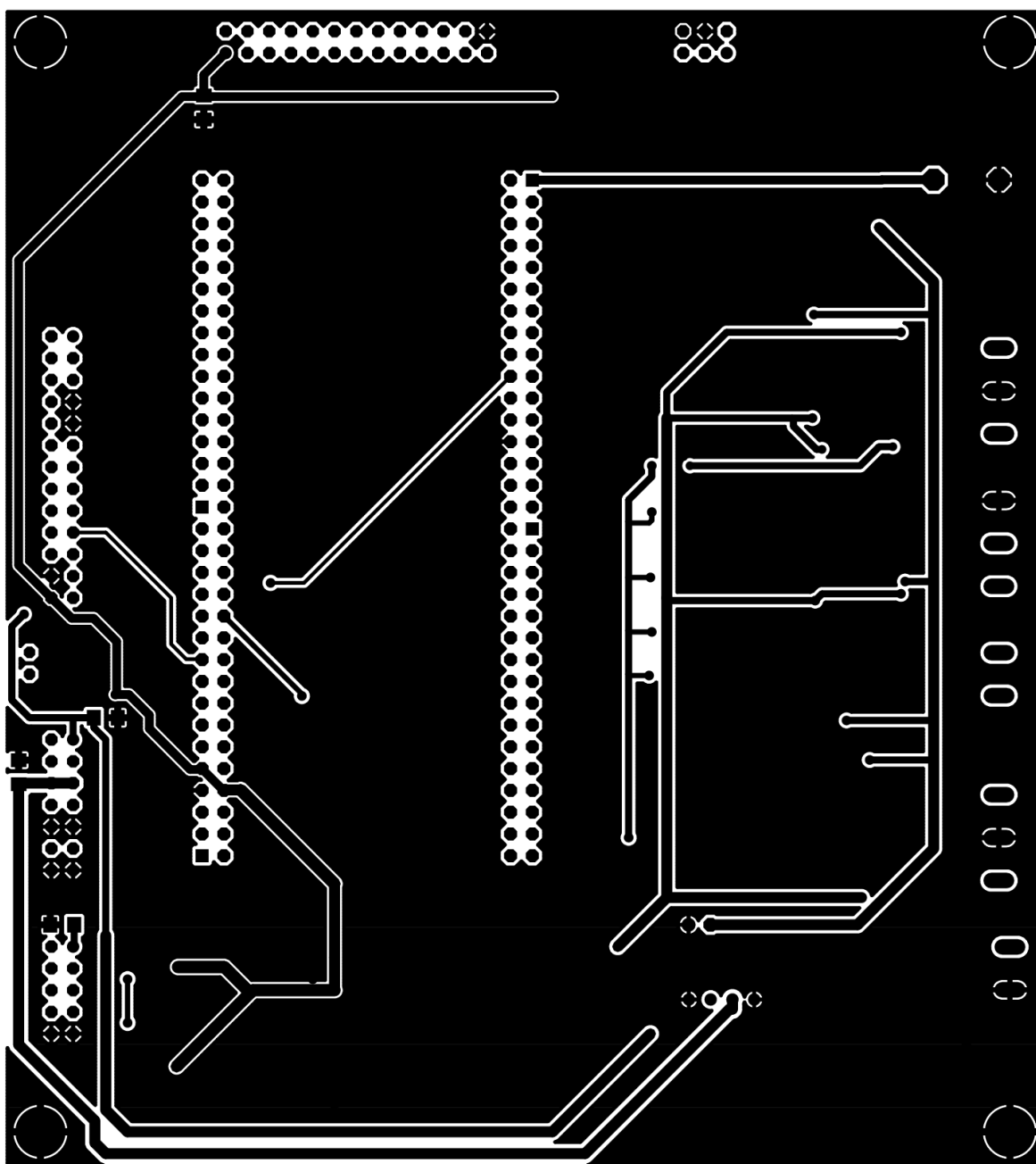
II. Dokumentace k řídící DPS



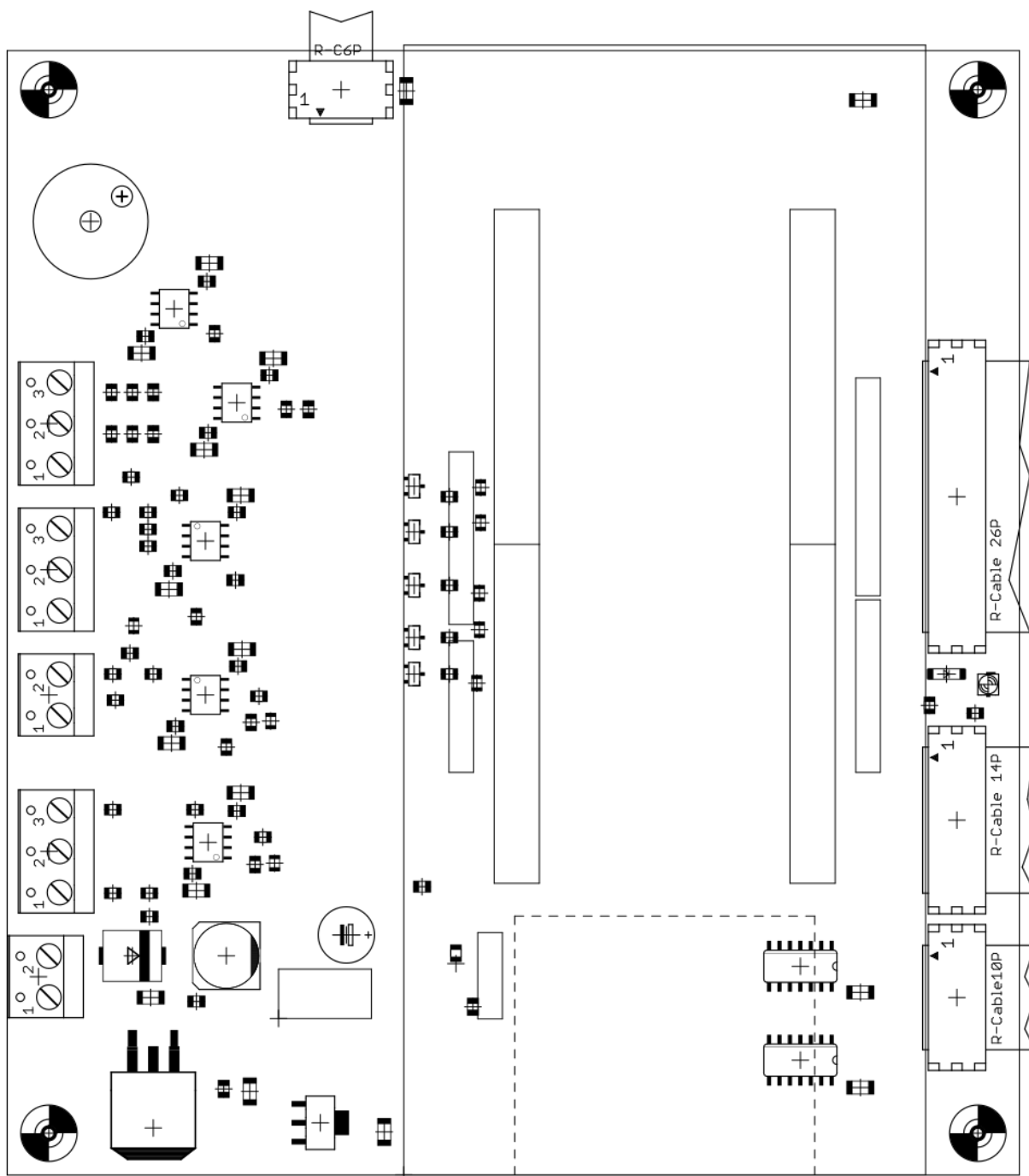
Obrázek II.1: Schéma řídicí části střídače.



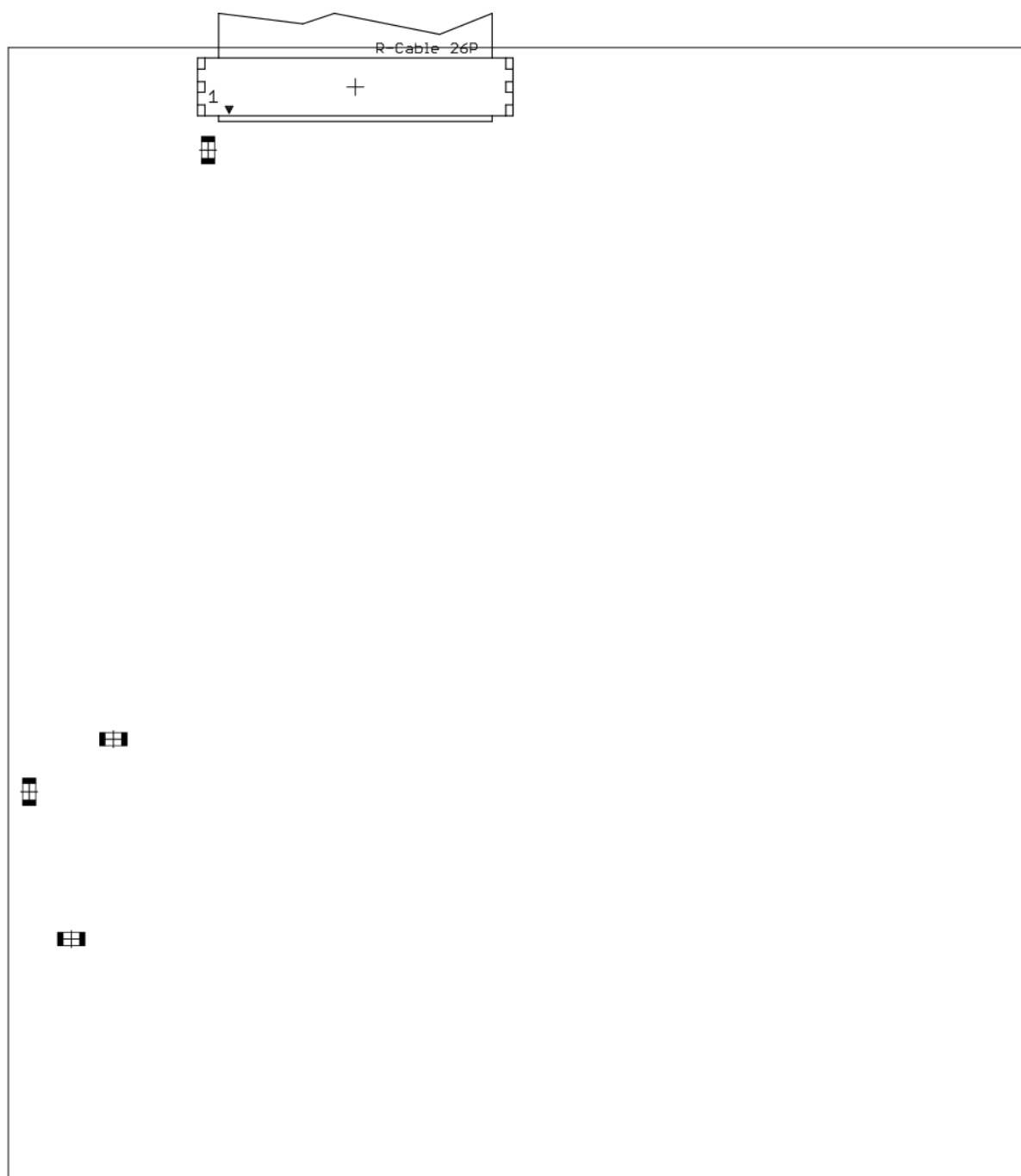
Obrázek II.2: Řízení střídače – vrstva top.



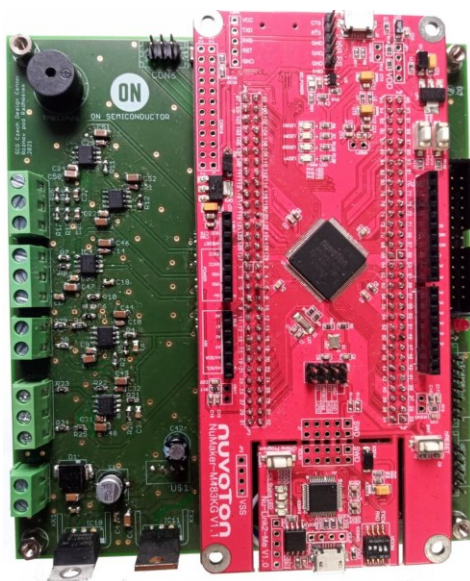
Obrázek II.3: Řízení střídače – vrstva bottom.



Obrázek II.4: Řízení střídače – osazení shora.

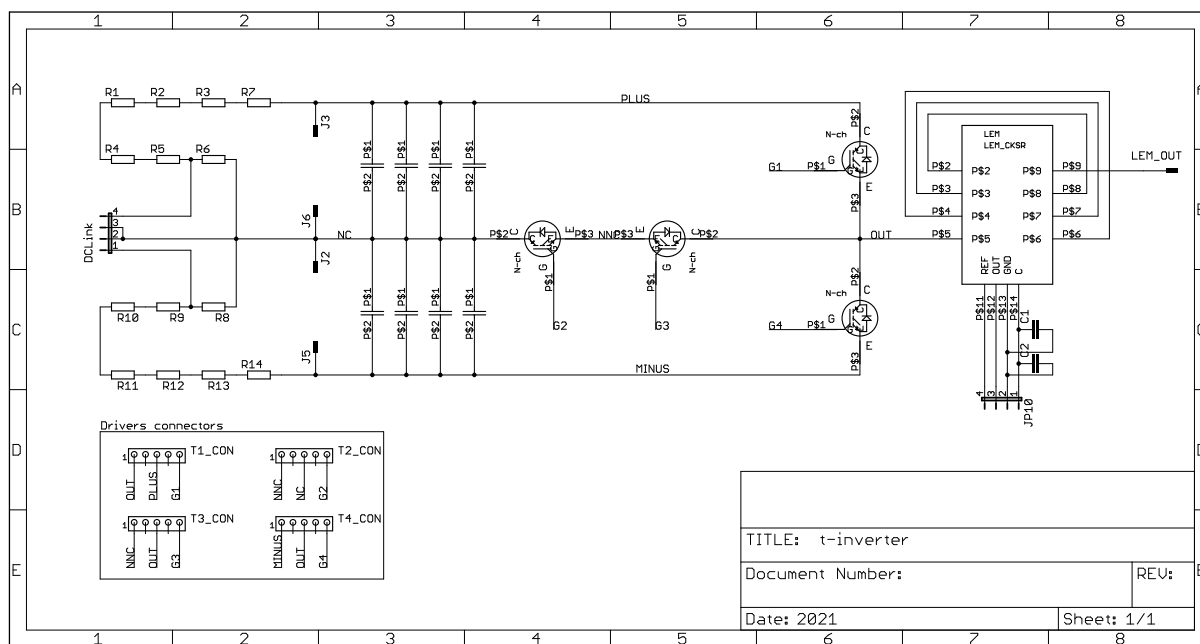


Obrázek II.5: Řízení střídače – osazení zdola.

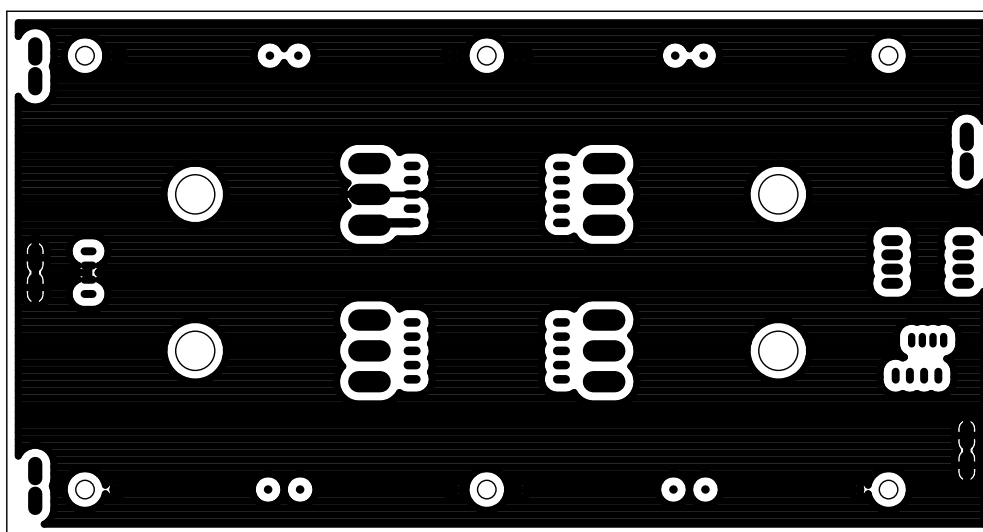


Obrázek II.6: Fotografie řídicí DPS pro střídač.

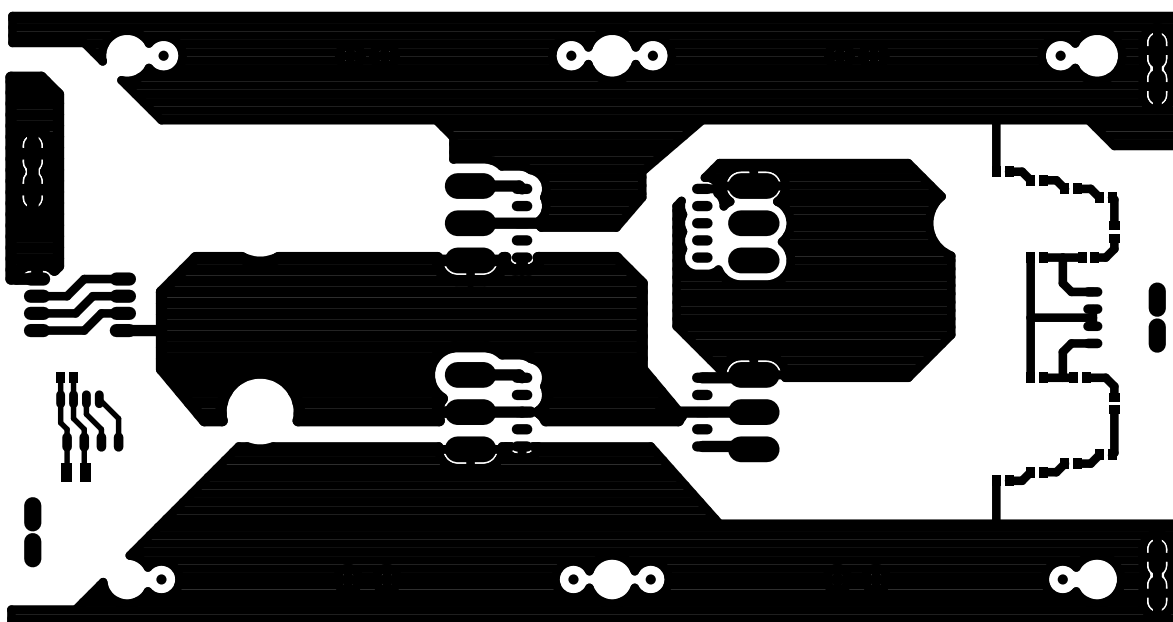
III. Dokumentace k výkonové DPS střídače



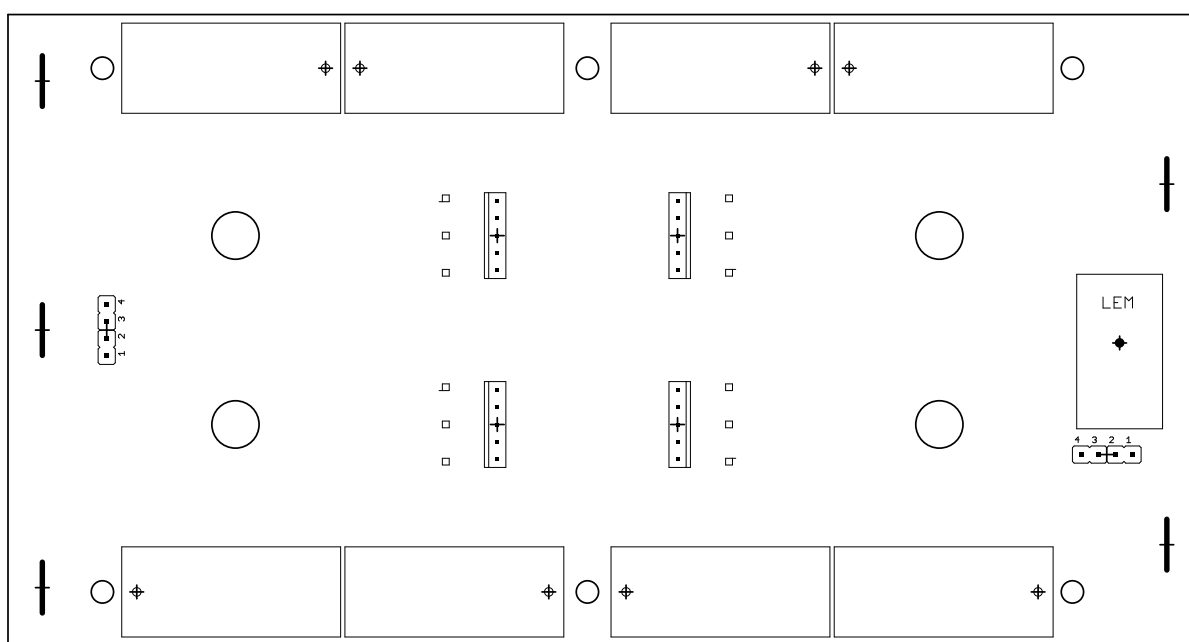
Obrázek III.1: Schéma výkonové části střídače.



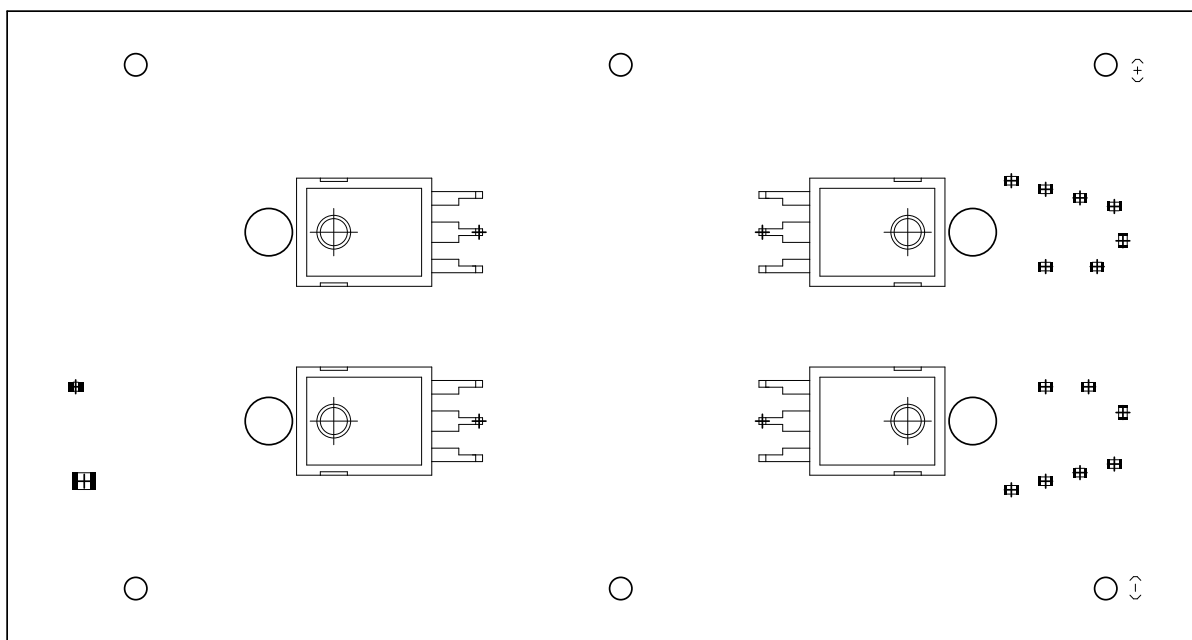
Obrázek III.2: Výkonová část střídače – vrstva top.



Obrázek III.3: Výkonová část střídače – vrstva bottom.



Obrázek III.4: Výkonová část střídače – osazení shora.

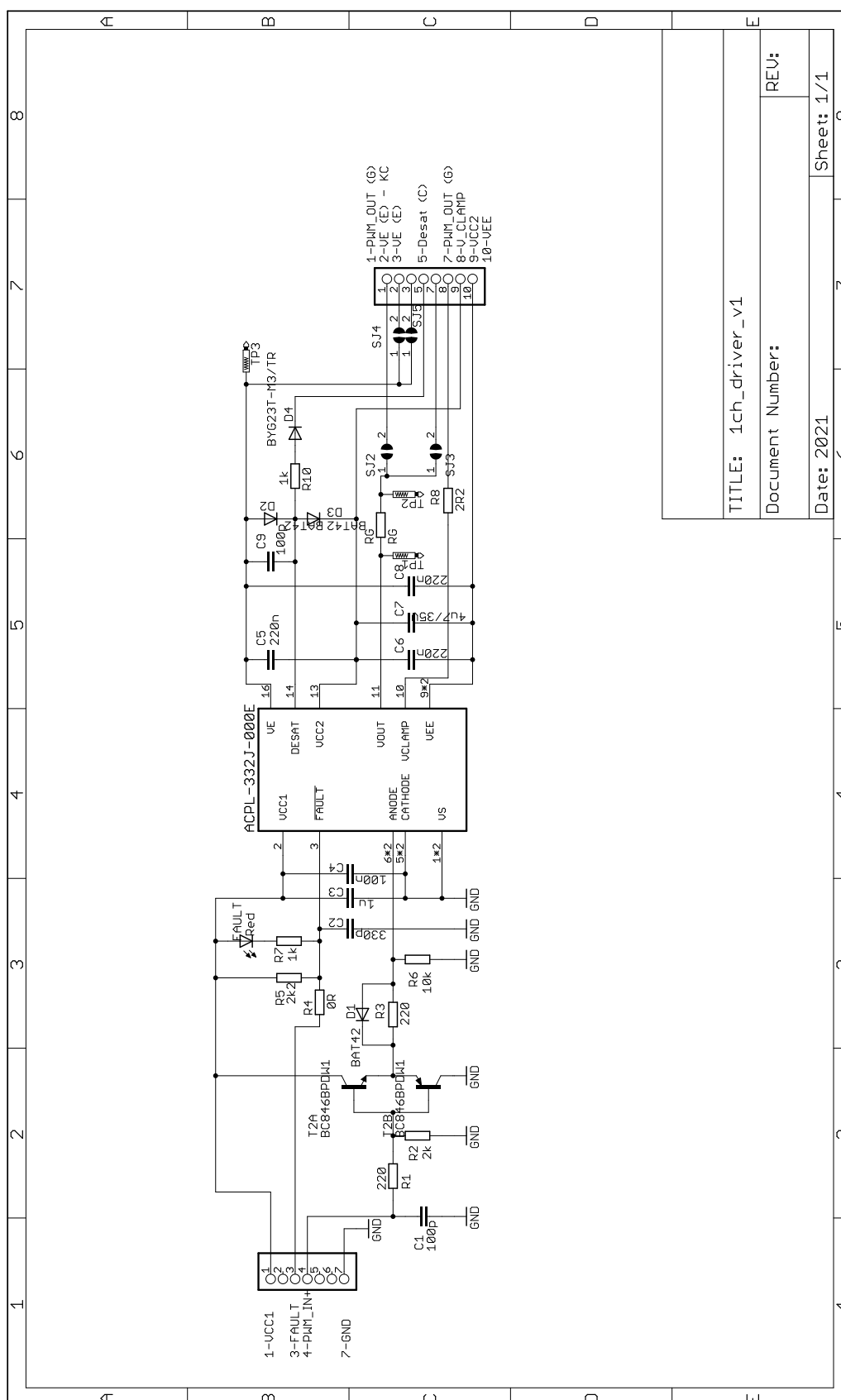


Obrázek III.5: Výkonová část střídače – osazení zdola.



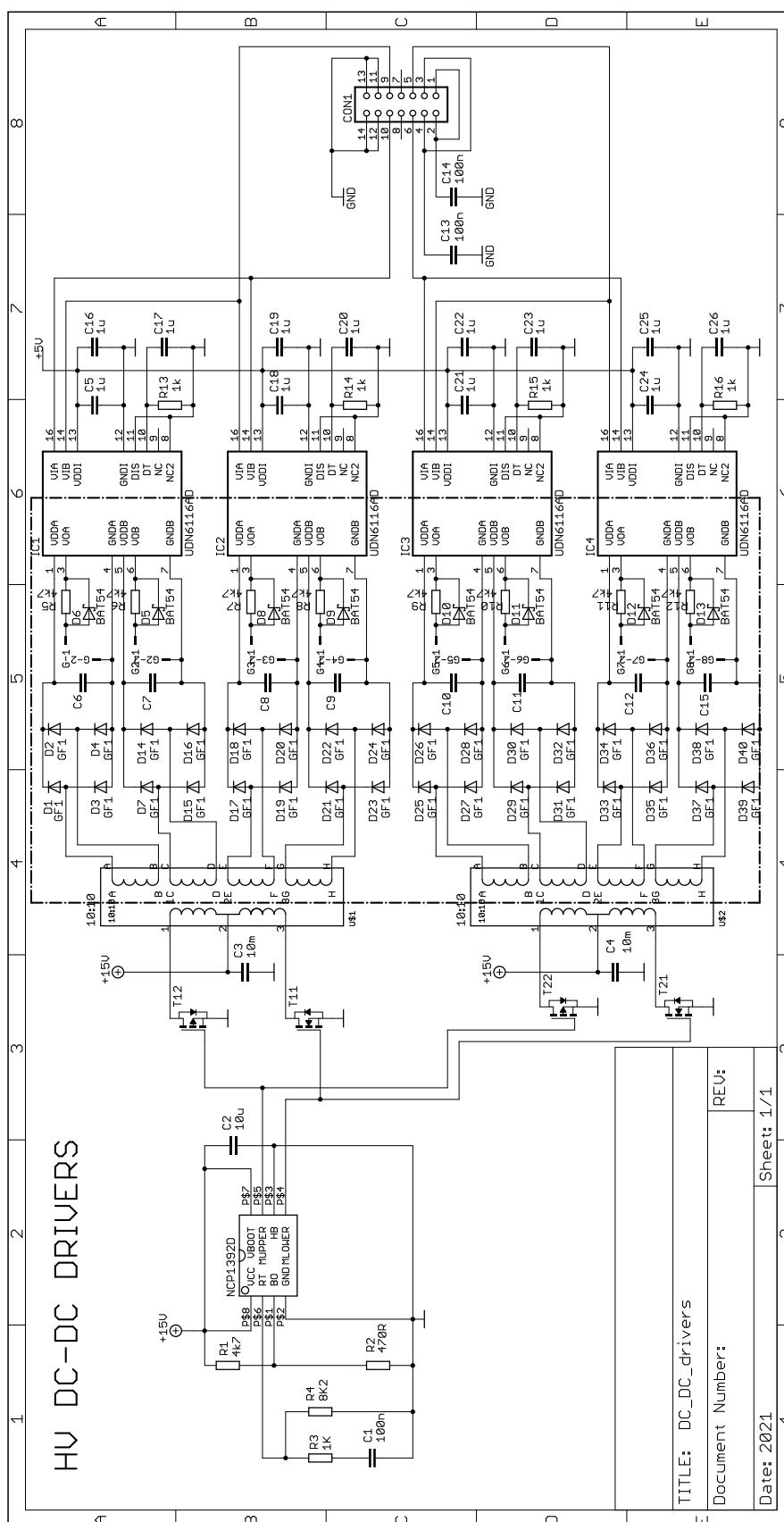
Obrázek III.6: Fotografie výkonové části střídače.

IV. Schéma budiče pro IGBT tranzistory

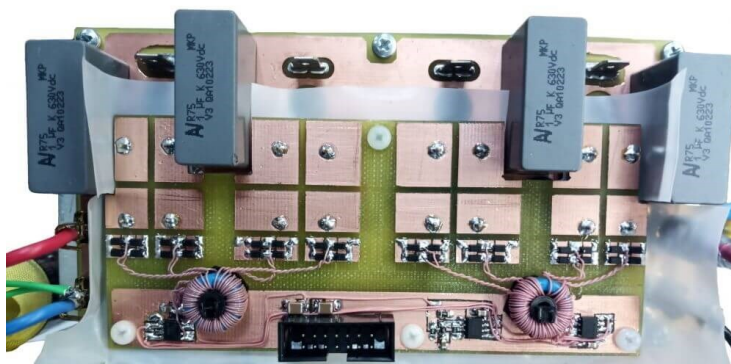


Obrázek IV.1: Schéma budiče pro IGBT tranzistory.

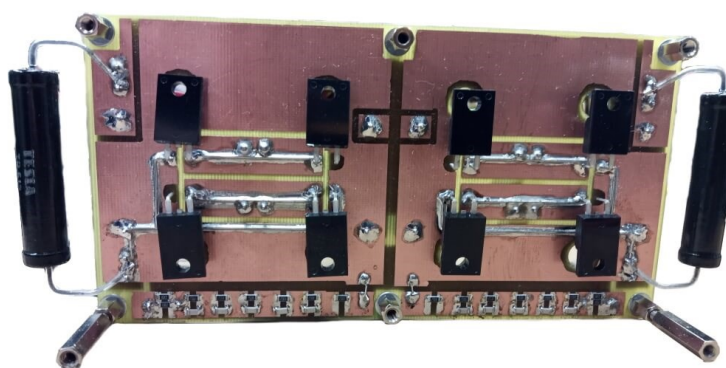
V. Schéma budičů pro MOSFET tranzistory



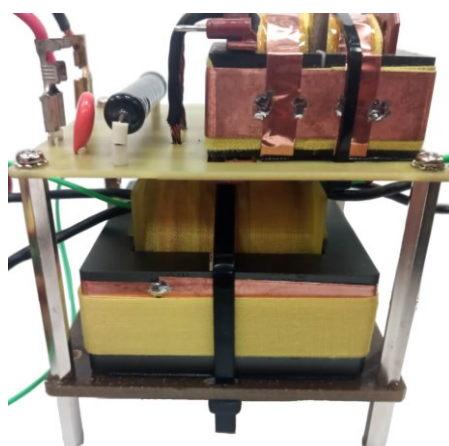
VI. Fotodokumentace DC-DC měniče



Obrázek VI.1: Fotografie budičů a výkonového stupně DC-DC měniče.

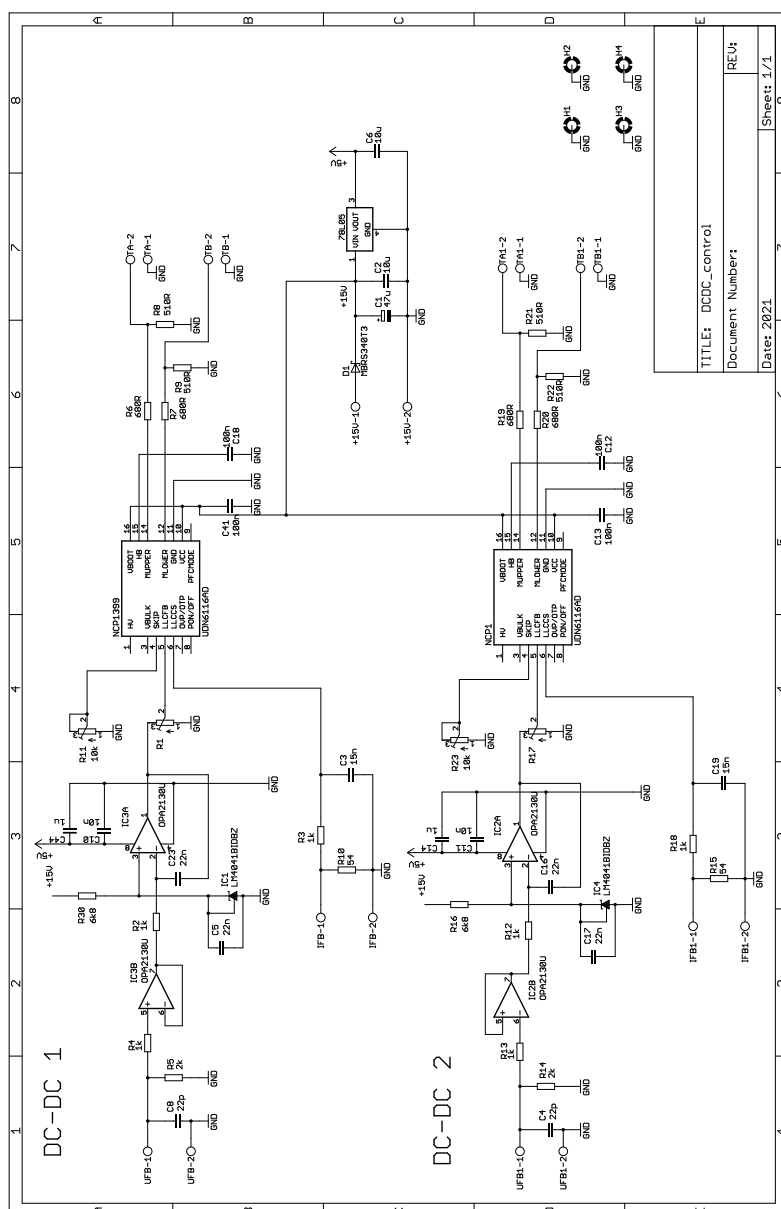


Obrázek VI.2: Fotografie budičů usměrňovače na sekundární straně DC-DC měniče.

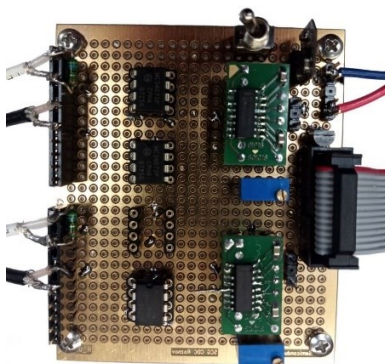


Obrázek VI.3: Fotografie budičů rezonančního obvodu.

VII. Dokumentace řídicí části DC-DC měniče



Obrázek VII.1: Schéma řídicího obvodu DC-DC měniče.



Obrázek VII.2: Fotografie řídicího obvodu DC-DC měniče.

VIII. Fotodokumentace meziobvodu



Obrázek VIII.1: Fotografie meziobvodu.